

十速

TM57M0C29

规格书

版本 0.92

tenx reserves the right to change or discontinue the manual and online documentation to this product herein to improve reliability, function or design without further notice. **tenx** does not assume any liability arising out of the application or use of any product or circuit described herein; neither does it convey any license under its patent rights nor the rights of others. **tenx** products are not designed, intended, or authorized for use in life support appliances, devices, or systems. If Buyer purchases or uses **tenx** products for any such unintended or unauthorized application, Buyer shall indemnify and hold **tenx** and its officers, employees, subsidiaries, affiliates and distributors harmless against all claims, cost, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use even if such claim alleges that **tenx** was negligent regarding the design or manufacture of the part.

修改记录

版次	生效日	描述
0.90	2022/08	新頒
0.91	2022/09	1. 修改V _{BG} 2.57V为V _{BG} 2.60V 2. 编程引脚新增PA4 (p.14) 3. SIRC2K修改成SIRC120K (p.76)
0.92	2022/10	1. 加入V _{CC} =105°C相关资讯，更新V _{BG} 特性，更新DC特性曲线

目录

修改记录.....	2
目录.....	3
系列概述.....	5
特征.....	7
框图.....	10
引脚分配.....	11
引脚描述.....	14
引脚摘要.....	15
功能描述.....	16
1. CPU 核心.....	16
1.1 时钟方案与指令周期.....	16
1.2 程序 ROM (PROM).....	17
1.3 程序计数器 (PC)和堆栈.....	18
1.4 ALU 和工作寄存器(W).....	19
1.5 RAM 寻址模式.....	20
1.6 STATUS 寄存器 (F-Plane 03H).....	22
1.7 中断.....	24
2. 芯片工作模式.....	26
2.1 复位(000H).....	26
2.2 系统配置寄存器 (SYSCFG).....	27
2.3 双系统时钟.....	29
2.4 双系统时钟模式转换.....	31
3. 外围功能块.....	34
3.1 看门狗(WDT) /唤醒 (WKT) 定时器.....	34
3.2 Timer0.....	36
3.3 Timer1.....	39
3.4 T2:15-位定时器.....	41
3.5 PWM0: (8+2) 位 PWM.....	43
3.6 PWM1: (8+2) 位 PWM.....	46
3.7 模数转换器(ADC).....	47
3.8 1/2 偏置 VCC/2 电压发生器.....	50
4. I/O 端口.....	52
4.1 PA0-2.....	52

4.2 PA3-6, PB0-1, PD0-7.....	53
4.3 PA7.....	56
存储器功能图.....	57
F-Plane	57
R-Plane	60
指令系统.....	63
电气特性.....	75
1. 绝对最大额定值.....	75
2. DC 特性.....	76
3. 时钟计时.....	77
4. 复位定时特性.....	77
5. LVR 特性.....	77
6. LCD 驱动器特性	77
7. ADC 电气特性	78
8. 电气特性曲线图.....	79
封装信息.....	83

系列概述

P/N	ROM	GPIO (max)	Timer	PWM	ADC	1/2 VCC for LCD	Natural Reset	Timepiece current
TM57MA28/28B	2K MTP	18	8-bit*2 15-bit*1	(8+2) bit*2	12-bit 11-ch Vref = VCC	Y	N	3uA
TM57MA28MB	2K MTP	18	8-bit*2 15-bit*1	(8+2) bit*2	12-bit 11-ch Vref = VCC	Y	N	4uA
TM57MA29C	2K MTP	18	8-bit*2 15-bit*1	(8+2) bit*2	12-bit 11-ch Vref = VCC or VBG2.57v	Y	Y	4uA
TM57M0C29	2K MTP	18	8-bit*2 15-bit*1	(8+2) bit*2	12-bit 11-ch Vref = VCC or VBG2.60v	Y	Y	15uA

*Natural Reset:被用来在极端工作电压或温度下，保护 ROM 不至于跑飞。

*Timepiece current: IDLE mode, under VCC=3V, CPUCLK(Fsys) closed, LVR2.3V, PWRSV enable condition.

	EV2781C	TM57MA29C	TM57M0C29
EV board	-	EV2781C	EV2781C
SRAM	Common: 20~27	Common: 20~27	Common: 20~27
	Bank0: 28~7F	Bank0: 28~7F	Bank0: 28~7F
	Bank1: 28~7F		
Fast-clock	FXT / XRC / FIRC	FIRC	FIRC
Slow-clock	SXT/ XRC / SIRC (140 KHz@5V)	SIRC (120 KHz@5V)	SIRC (120 KHz@5V)
INT0 (PA6) edge interrupt event	Only support falling edge emulation	Falling or rising select by the INT0EDGE of SYSCFG	Falling or rising select by the INT0EDGE of SYSCFG
Internal VBG	1.25V+/-10%	1.25V+/-2%	1.25V+/-2%
Touch Key	Y	N	N
Buzzer	Y	N	N
WKT	14~113ms @5V	17~136ms @5V	17~136ms @5V
WDT	110~1680 ms @5V	137~2192 ms @5V	137~2192 ms @5V
1/2 bias LCD	Yes	Yes, SYSCFG[9] option	Yes, SYSCFG[9] option
PA4 Vih (typ) @5V	3.6V	2.7V	2.8V
PA4 Vil (typ) @5V	0.8V	1.5V	1.3V
PA3 Vih (typ) @5V	3.0V	2.7V	2.8V
IO R _{UP} @5V	140Kohm	40Kohm	32Kohm
I/O	18 I/O + ICE I/F	18 I/O	18 I/O
	LQFP128	PA7~0, PB1~0, PD7~0	PA7~0, PB1~0, PD7~0
ADC Reference Voltage	VCC	VCC or VBG2.57V	VCC or VBG2.60V
Natural reset	N	Y	Y
Reserved SFR	N	F1C.1~0 = Natural Reset F1D.5~3=3'b110(fixed) F1D.2=ADCVREFS F1F.6~0=IRCF R16.7~0=LVR20OFF	F1C.1~0 = Natural Reset F1D.5~3=3'b110(fixed) F1D.2=ADCVREFS F1F.6~0=IRCF R16.7~0=LVR20OFF

特征

1. ROM: 2K x 14 位 MTP (可多次编程的 ROM)
2. RAM: 96 x 8 位
3. 堆栈: 6 级
4. 系统时钟源 (Fsys)
 - 快时钟
 - FIRC (内部快速 RC): 1.5M/4M/6M/12MHz
 - 慢时钟
 - SIRC (内部慢速 RC): 120KHz/30KHz/7.5KHz/1.875KHz
5. 双系统时钟
 - FIRC+SIRC
6. 省电工作模式
 - 快速模式: 慢时钟可以禁止或使能, 快时钟保持 CPU 运行
 - 慢速模式: 快时钟可以禁止或使能, 慢时钟保持 CPU 运行
 - 空闲模式: 快时钟和 CPU 停止, 慢时钟, T2 或唤醒计时器(WKT)保持运行
 - 停止模式: 所有时钟停止, T2 和唤醒定时器停止
7. 3 个独立定时器
 - Timer0
 - 带有 1~256 预分频, 计数器/中断/停止功能的 8 位计时器
 - Timer1
 - 带有 1~256 预分频, 重载/中断/停止功能的 8 位计时器
 - 溢出和切换输出
 - T2
 - 带有 4 种中断间隔选项的 15 位计时器
 - IDLE 模式下唤醒定时器或用作一个简单的 15 位时基
 - 时钟源: 慢时钟 (SIRC), Fsys/128

8. 中断

- 三个外部中断引脚
 - 2个引脚是下降沿唤醒触发和中断
 - 1个引脚是上升沿或下降沿唤醒触发和中断
- Timer0/Timer1/T2/WKT 唤醒)中断

9. 唤醒(WKT)定时器

- 以内置 RC 振荡器四种可调的中断时间进行定时
 - 17 ms/34 ms/68 ms/136 ms

10. 看门狗定时器

- 以内置 RC 振荡器四种可调的中断时间进行定时
 - 137 ms/274 ms/1096 ms/2192 ms
- 可在 IDLE/STOP 模式时关闭看门狗定时器

11. 2个独立的 PWMs

- PWM0:
 - 8+2 位, 占空比可调, 周期可调的 PWM
 - PWM0 时钟源: Fast-clock 或 Fast-clock-pre*(12MHz), 带有 1~64 预分频器
- PWM1:
 - 8+2 位, 占空比可调控的 PWM
 - PWM1 时钟源: Fast-clock 或 Fast-clock-pre*

注: **Fast-clock-pre** 是原始时钟, **Fast-clock** 是 **Fast-clock-pre** 分频后的时钟

12. 12 位 ADC 转换器, 有 11 个输入通道(CH0~CH10)

- 当 ADC 参考电压源=VCC, 内部参考电压为 1.25V \pm 2% (第 11 通道)
- ADC 参考电压源:VCC 或 VBG 2.60V

13. 内置 1/2 偏置 VCC / 2 电压发生器至 PD3~PD0 最大 4x13 点用于 LCD 显示。

14. 复位源

- 上电复位/看门狗复位/低电压复位/外部引脚复位

15. 四种低电压复位选项:

- LVR2.0V, LVR2.0V(IDLE/STOP 模式下关闭), LVR2.3V, LVR2.9V

16. 增强的功率噪声抑制

17. 工作电压:低电压复位电平至 5.5V

18. 工作温度范围: -40°C to +105°C

19. 查表指令: 14 位 ROM 资料查询表**20. 指令集: 38 条指令****21. 指令执行时间**

- 每个指令有 2 个振荡时钟

22. I/O 端口: 最多 18 个可编程 I/O 引脚

- 伪开漏式输出 (PA2~PA0)
- 开漏式输出
- CMOS 推挽输出
- 施密特触发输入带上拉电阻选项

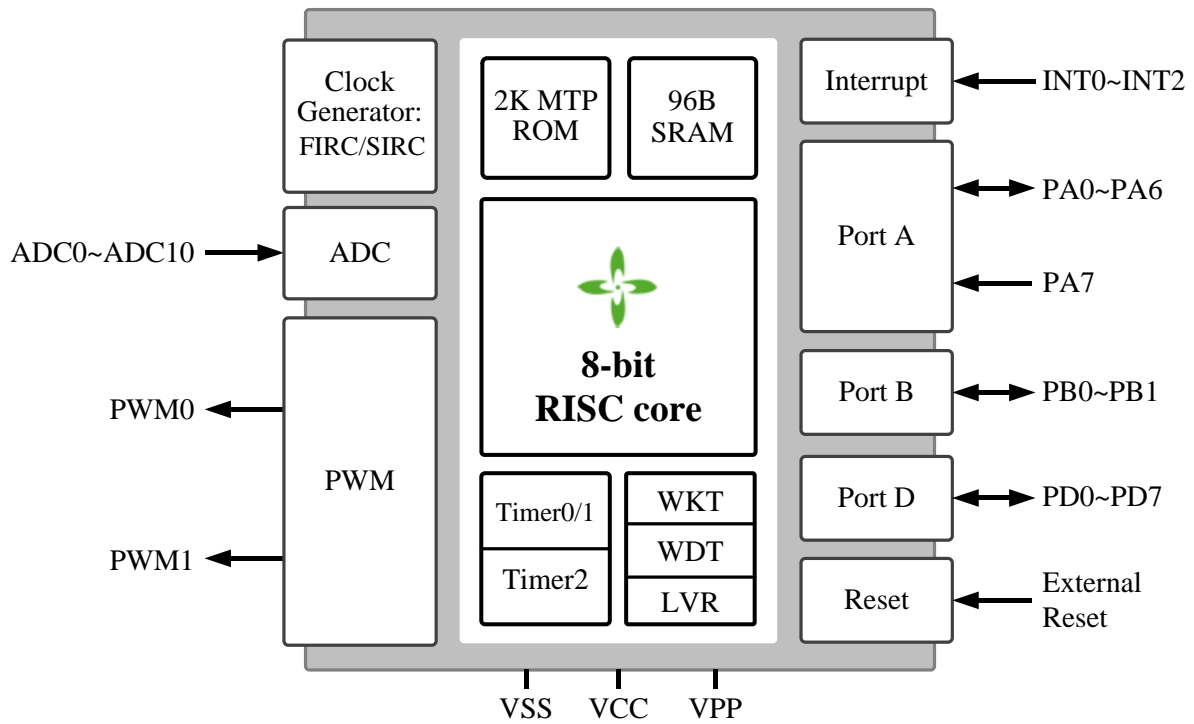
23. 烧录连接支持 6 线 (ISP) 或 8 线编程**24. 封装类型:**

- 20 脚 DIP (300 mil), SOP (300 mil) , SSOP (150 mil), TSSOP (173mil) , QFN (3x3x0.75mm)
- 16 脚 DIP (300 mil), SOP (150 mil) , SSOP (150mil)
- 14 脚 SOP (150 mil),
- 10 脚 MSOP (118 mil)
- 8 脚 SOP (150 mil)
- 6 脚 SOT23

25. 支持 ICE 的 EV 板

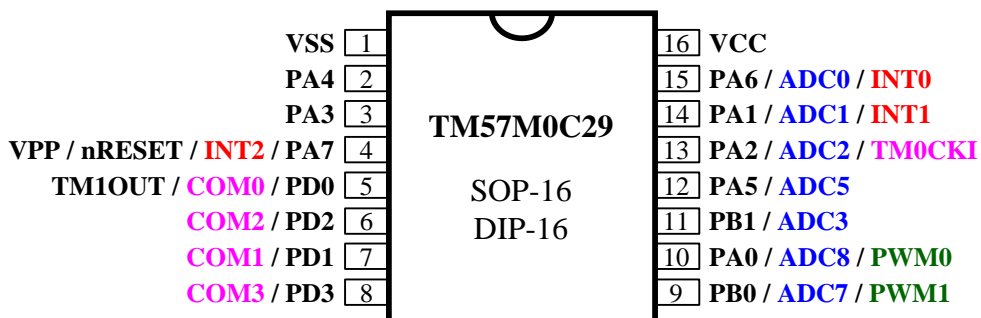
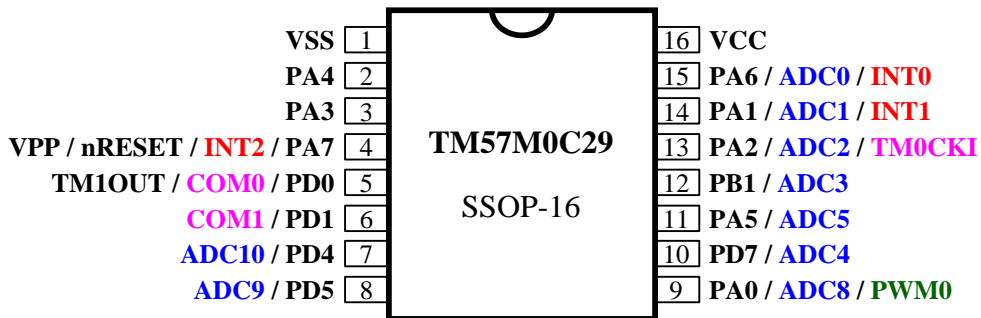
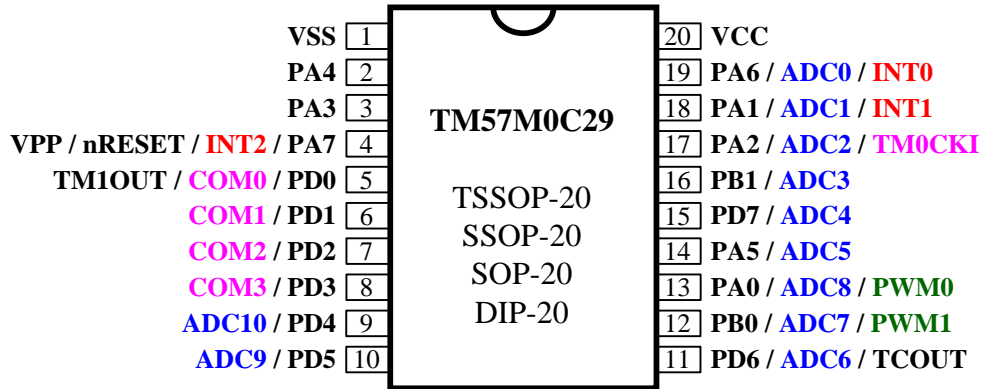
EV 板: EV2781C

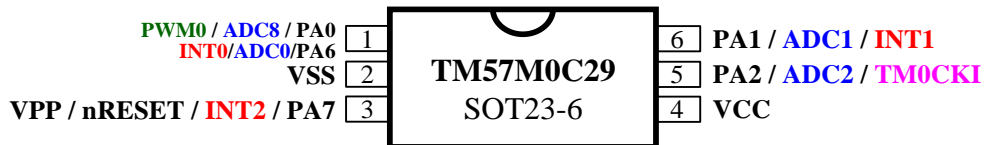
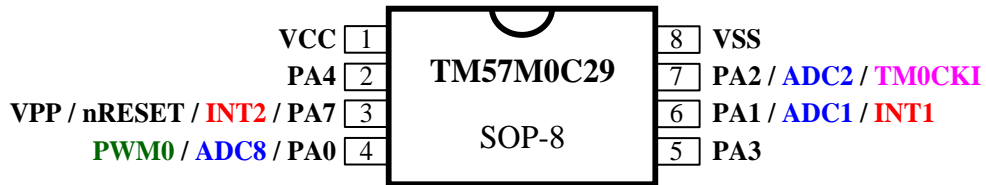
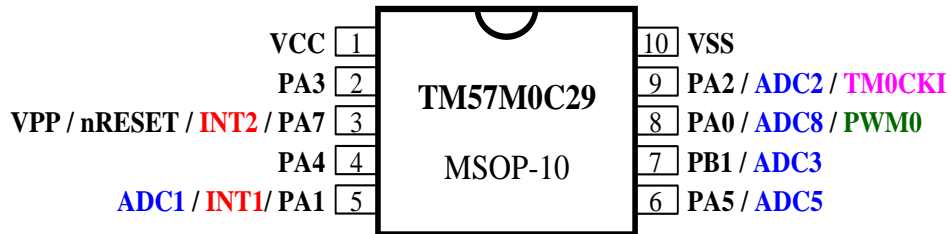
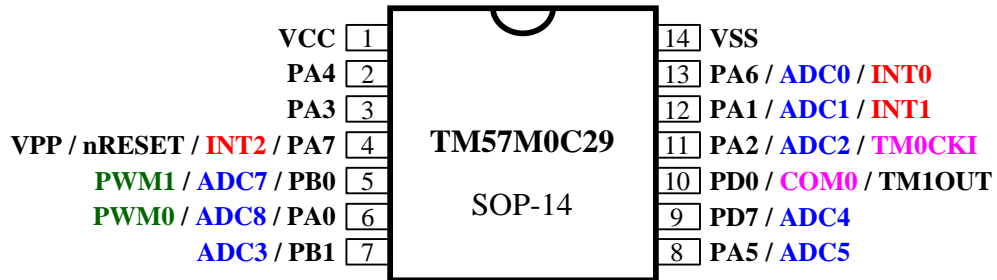
框图

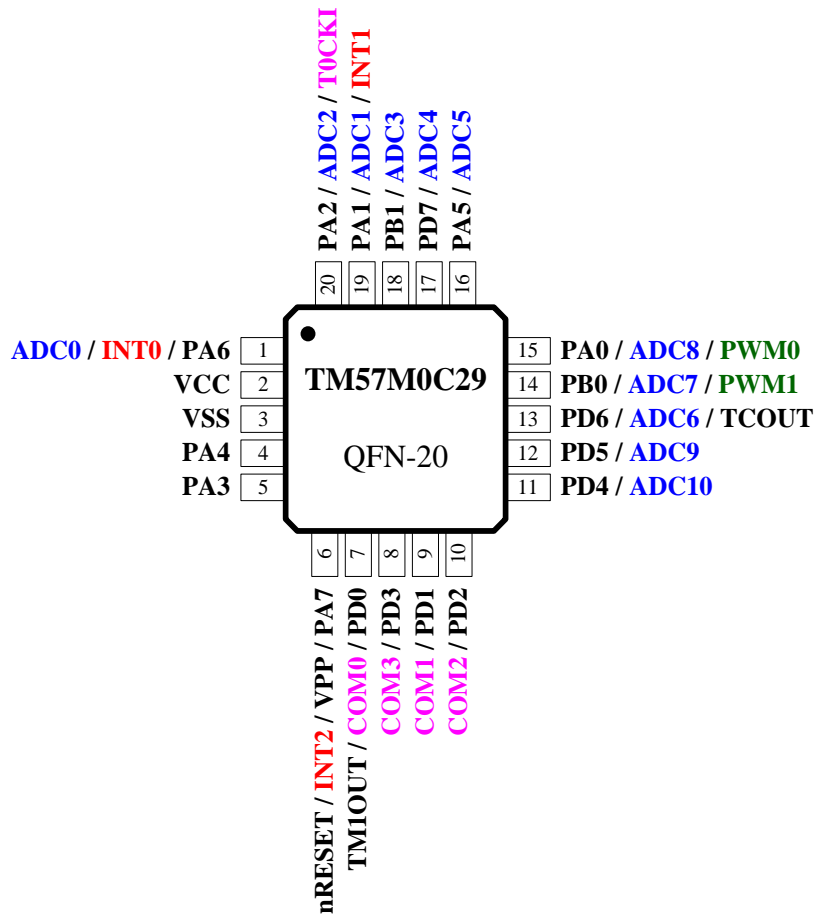


TM57M0C29 Block Diagram

引脚分配







引脚描述

名称	In/Out	Pin 描述
PA0-PA2	I/O	位编程输入/输出端口，可施密特触发输入或 COMS 推挽输出或伪开漏输出。上拉电阻由软件分配。
PA3-PA6 PB0-PB1 PD0-PD7	I/O	编程 I/O 端口，可施密特触发输入或 CMOS 推挽输出或者开漏式输出。上拉电阻由软件分配。
PA7	I	施密特触发输入带上拉
nRESET	I	外部有效低复位，内部上拉电阻
VCC, VSS	P	电源电压输入和接地引脚
VPP	I	PROM 编程高电压输入
INT0-INT2	I	外部中断输入
TM0CKI	I	Timer0 在计数器模式下的时钟输入
TM1OUT	O	Timer1 匹配输出，当 Timer1 溢出时 TM1OUT 切换。
TCOUT	O	指令周期时钟除以 N 输出。其中 N 是 1,2,4,8。指令时钟频率是系统时钟频率除以 2 ($F_{sys}/2$)。
PWM0/PWM1	O	(8+2) 位 PWM 输出
ADC10~ADC0	I	A/D 通道输入
COM3~COM0	O	1/2 偏置 VCC/2 提供 LCD 显示

注：编程引脚如下所示。在线编程期间最好移除连接到这些引脚的 PCB 组件。

8 线模式： VCC / VSS / PA0 / PA1 / PA2 / PA3 / PA4 / PA7(VPP)

6 线模式： VCC / VSS / PA0 / PA1 / PA4 / PA7(VPP)

引脚摘要

20-SOP/DIP	16-SOP/DIP	引脚名称	类型	GPIO					复位后	替代功能			
				输入		输出				PWM	LCD	ADC	MISC
				弱上拉	外部中断	P.O.D	O.D	P.P					
1	1	VSS	P										
2	2	PA4	I/O	○			○	○					
3	3	PA3	I/O	○			○	○					
4	4	VPP/nRESET/INT2/PA7	I	○	○				SYS				nRESET
5	5	TM1OUT/PD0	I/O	○			○	○	PD0		○		TM1OUT
6	6	PD1	I/O	○			○	○	PD1		○		
7	-	PD2	I/O	○			○	○	PD2		○		
8	-	PD3	I/O	○			○	○	PD3		○		
9	7	ADC10/PD4	I/O	○			○	○	PD4			○	
10	8	ADC9/PD5	I/O	○			○	○	PD5			○	
11	-	PD6/ADC6/TCOUT	I/O	○			○	○	PD6			○	TCOUT
12	-	PB0/ADC7/PWM1	I/O	○			○	○	PB0	○		○	
13	9	PA0/ADC8/PWM0	I/O	○		○		○	PA0	○		○	
14	11	PA5/ADC5	I/O	○			○	○	PA5			○	
15	10	PD7/ADC4	I/O	○			○	○	PD7			○	
16	12	PB1/ADC3	I/O	○			○	○	PB1			○	
17	13	PA2/ADC2/TM0CKI	I/O	○		○		○	PA2			○	TM0CKI
18	14	PA1/ADC1/INT1	I/O	○	○	○		○	PA1			○	
19	15	PA6/ADC0/INT0	I/O	○	○		○	○	PA6			○	
20	16	VCC	P										

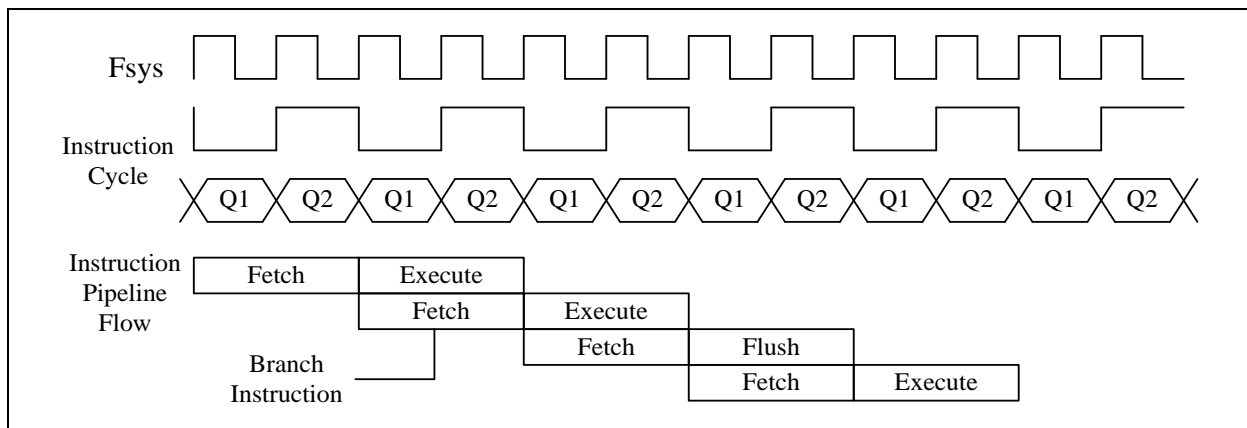
Symbol: P.P.= 推挽输出 P.O.D.= 伪开漏式 O.D.= 开漏式 SYS= 系统配置寄存器位

功能描述

1. CPU 核心

1.1 时钟方案与指令周期

系统时钟在内部被分成用于指令周期的 Q1 和 Q2 两个状态。程序计数器(PC)在 Q1 更新且指令从程序寄存器获得并且在状态 Q2 锁于指令寄存器。在接下来的 Q1-Q2 周期，程序被解码并执行。分支指令占用两个周期，因为从传输管道获得指令的同时新指令被获取并执行。



当 $F_{sys}=4\text{MHz}$ 时，其双指令周期时间(CALL,RET...)=1uS, 单指令周期时间(MOVWF...)=0.5uS

术语定义:

- (1) **Fast-clock-pre**:包含一个快速频率振荡的时钟源：内部快速 RC 振荡器。
- (2) **Fast-clock**:意指所有快速时钟，其频率可以为 Fast-clock-pre 的 1,2,3,8 分频。
- (3) **Slow-clock**:包含内部慢速 RC 振荡(SIRC)的时钟源。
- (4) **Fsys**: 系统时钟。驱动核心逻辑和大部分周边的主时钟。时钟源可以通过寄存器设定为 Fast-clock 或 Slow-clock。
- (5) **指令周期**= $F_{sys}/2$

FXT: 快速晶振

SXT: 慢速晶振(32 KHz)

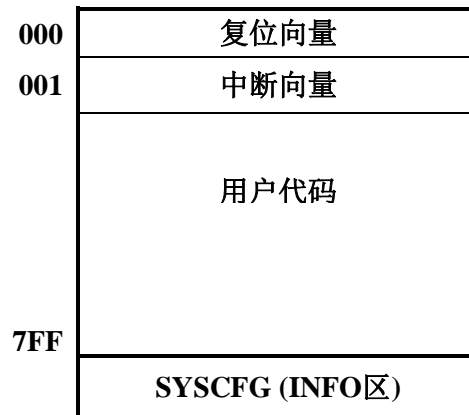
FIRC: 快速内部 RC 振荡器

XRC: 快速或慢速外部 RC 振荡器

SIRC: 慢速内部 RC 振荡器

1.2 程序 ROM (PROM)

该器件的 MTP 程序 ROM 为 2K，具有额外的 INFO 区域来存储 SYSCFG。只要未设置 SYSCFG 的 PROTECT 位，ROM 就可以多次写入并且可以读取。无论 PROTECT 置位还是清零，都可以读取 SYSCFG，但只有在未设置 PROTECT 或擦除 ROM 时才能写入 SYSCFG。也就是说，取消保护 PROTECT 位需要擦除的 ROM。



1.3 程序计数器 (PC)和堆栈

程序计数器是一个 11 位宽，能够寻址 2Kx14 MTP ROM。当一条程序指令被执行时，PC 将包含要执行的下一个程序指令的地址。除以下情况外，PC 值通常会增加 1：复位向量（000h）和中断向量（001h）用于 PC 初始化和中断。对于 CALL / GOTO 指令，PC 从指令中加载 11 位地址。对于 RET / RETI / RETLW 指令，PC 从顶层检索其内容。对于更新 PC [7: 0]的其他指令，PC [10: 8]保持不变。堆栈是 11 位宽，6 级深度。CALL 指令和硬件中断将按顺序进入堆栈。RET / RETI / RETLW 指令按顺序弹出堆栈。

查表的部分，产品提供强大的读表指令 TABRL,TABRH，通过设置 DPTR = {DPH, DPL} F-Plane 寄存器将 14 位 ROM 数据返回到 W。

◇范例: 查找位于“TABLE”&“TABLE2”的 PROM 数据。

```

    ORG      000H          ;复位向量
    GOTO     START

START:
    MOVLW   00H
    MOVWF   INDEX        ;设置查表地址。
LOOP:
    MOVFW   INDEX        ;将索引值移动到 W 寄存器。
    CALLTABLE           ;要查找数据, W=55H.
    .....
    INCF INDEX, 1       ;增加下一个地址的索引地址。
    .....
    GOTO    LOOP        ;转到 LOOP 标签
    .....
    MOVLW   (TABLE2>>8) &0xff
    MOVWF   DPH          ;DPH 寄存器 (F0F.2~0)
    MOVLW   (TABLE2) &0xff
    MOVWF   DPL          ;DPL 寄存器 (F13.7~0)
    TABRL                   ;W=86H
    TABRH                   ;W=19H
    .....

TABLE:
    ADDWF   PCL, 1       ;把 W 和 PCL 相加,结果存至 PCL
    RETLW   55H          ;返回时 W=55H
    RETLW   56H          ;返回时 W=56H
    RETLW   58H          ;返回时 W=58H
    .....
    ORG     768H

TABLE2:
    .DT     0x1986, 0x3719, 0x2983... ; 14 位 ROM 数据
    
```

1.4 ALU 和工作寄存器(W)

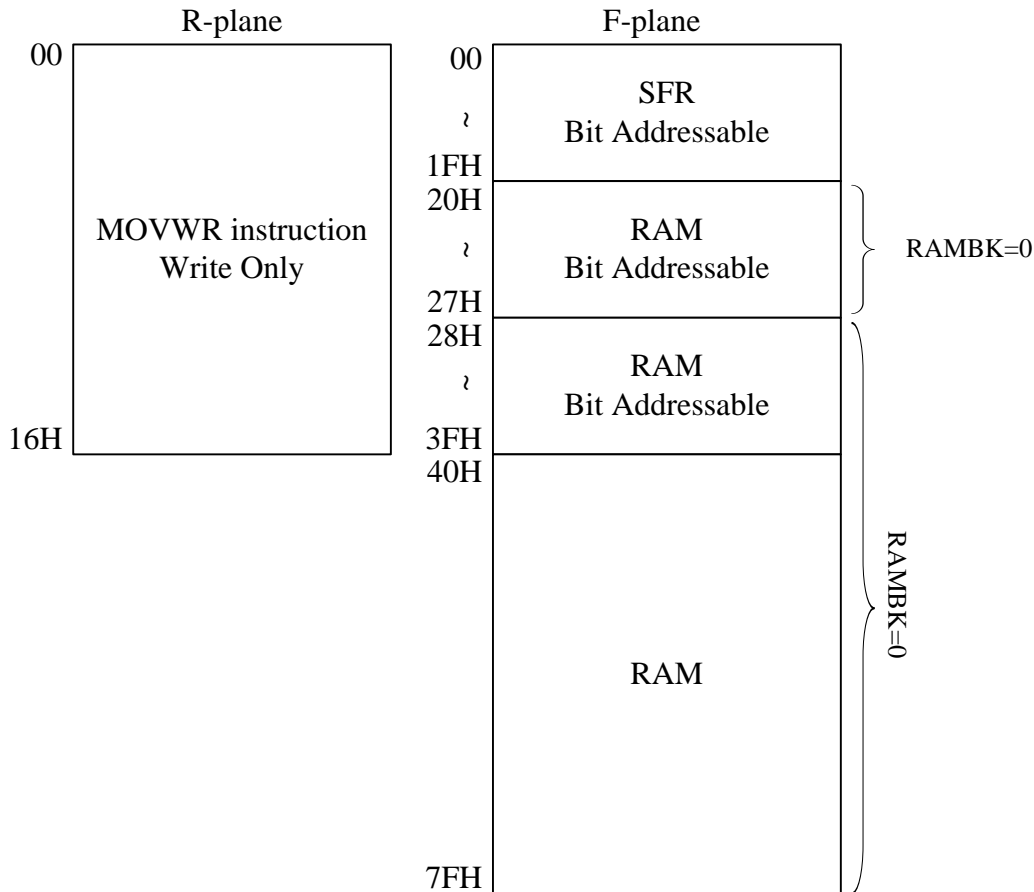
ALU 是 8 位宽，能够进行加法，减法，移位和逻辑运算。在双操作数指令中，通常一个操作数是 W 寄存器，它是用于 ALU 操作的 8 位不可寻址寄存器。另一个操作数是文件寄存器或立即数。在单操作数指令中，操作数是 W 寄存器或文件寄存器。根据执行的指令，ALU 可能会影响 STATUS 寄存器中的进位 (C)，数字进位 (DC) 和零 (Z) 标志的值。在减法中，C 和 DC 标志运用于借位和十进制借位操作。

注: 借位表示借位寄存器的反转。

十进制借位表示十进制借位的反转。

1.5 RAM 寻址模式

CPU 有 R-Plane 和 F-Plane 两个数据存储器。R-Plane 中的寄存器是只能写入。“MOVWR”指令通过直接寻址方式把 W 寄存器里的常数放入 R-Plane 寄存器中。F-Plane 的较低位是为 SFR 保留的。SFR 上方是通用数据存储器，作为静态 RAM。F-Plane 可被直接或间接寻址。间接寻址通过 INDF 寄存器完成。INDF 寄存器不是物理寄存器。当对 INDF 进行存取时，它会根据 FSR 寄存器内的值作为地址(FSR 是指标)。F-Plane 的前半部分是可位寻址的，而 F-Plane 的后半部分是不可位寻址的。



◇范例: 将立即数写入 R-Plane 寄存器。

```
MOVLW    AAH           ;将立即数 AAH 写入到 W 寄存器。
MOVWR    05H           ;将 W 值写入到 R-Plane 位置 05H 的数据寄存器。
```

◇范例: 将立即数 55H 写入到 W 寄存器和 F-Plane 位置 20H。

```
MOVLW    55H           ;将立即数 55H 写入 W 寄存器。
MOVWF    20H           ;获取 W 的内容并保存在 F-Plane 位置 20H。
```

◇范例: 将 F-Plane 位置 20H 的数据写入 W 寄存器。

```
MOVFW    20H           ;获取 R-Plane 位置 20H 的内容并保存在 W。
```

◇范例: 使用 FSR / INDF 寄存器的间接寻址模式。 (F-Plane 04H / 00H)

```
MOVLW    20H
MOVWF    FSR           ;将立即数 20H 写入到 FSR 寄存器。
MOVLW    55H
MOVWF    INDF          ;使用数据指针 FSR 将数据写入 F 平面位置 20H。
                                ;55H 写入 F-plane 位置 20H。
INCF     FSR, 1        ;增加下一个地址的索引地址。
MOVFW    INDF          ;使用数据指针 FSR 从 F-Plane 位置 21H 读取数据。
                                ;W 数据来自 F-Plane 位置 21H
```

1.6 STATUS 寄存器 (F-Plane 03H)

该寄存器包含 ALU 的算术状态和复位状态。与任何其他寄存器一样，STATUS 寄存器可以是任何指令的目标。如果 STATUS 寄存器是影响 Z，DC 或 C 位的指令的目标寄存器，则禁止写入这三个标志位。根据器件逻辑运算设置或清除这些位。因此，建议仅使用 BCF，BSF 和 MOVWF 指令来改变 STATUS 寄存器，因为这些指令不会影响这些标志位。

STATUS	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
复位值	0	0	0	0	0	0	0	0
R/W	R/W	R/W	R	R	R	R/W	R/W	R/W
Bit	描述							
7	GB0: 通用位 0							
6	GB1: 通用位 1							
5	保留位							
4	TO: 时间溢出标志 0: 上电复位后，LVR 复位或执行 CLRWDT/SLEEP 指令后 1: WDT 计时发生溢出							
3	PD: 省电标志位 0: 上电复位后，LVR 复位或执行 CLRWDT 指令后 1: SLEEP 指令后							
2	Z: 零标志位 0: 逻辑运算结果不为 0 1: 逻辑运算结果为 0							
1	DC: 十进制进位标志或十进制借位标志							
	加法指令				减法指令			
0	0: 无进位 1: 低四位有进位				0: 低四位有借位 1: 无借位			
	加法指令				减法指令			
0	0: 无进位 1: 从 MSB 发生进位				0: 从 MSB 发生借位 1: 无借位			

◇范例: 将立即数写入 STATUS 寄存器。

```
MOVLW    00H
MOVWF    STATUS    ;清除 STATUS 寄存器。
```

◇范例: 位寻址设置和清除 STATUS 寄存器。

```
BSF      STATUS, 0    ;设置 C=1.
BSF      03H, 7      ;设置 GB0=1
BCF      STATUS, 0    ;清除 C=0.
BCF      03H, 7      ;清除 GB0=0
```

◇范例: 通过 BTFSS 指令确定 C 标志。

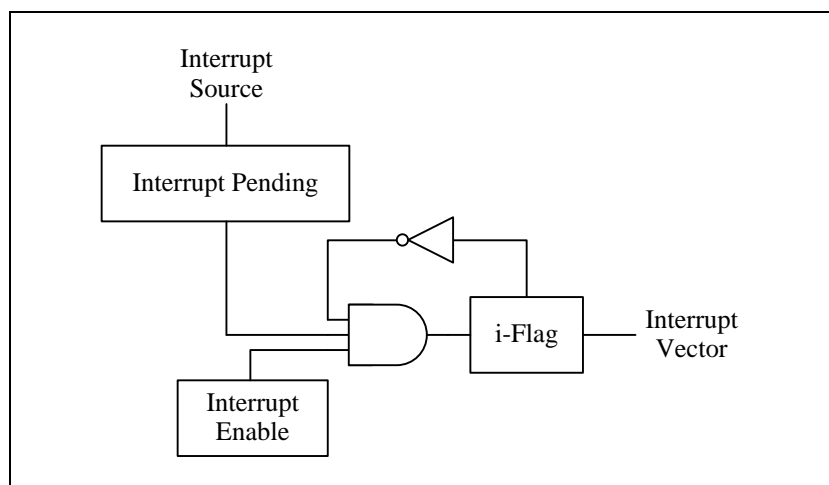
```
BTFSS    STATUS, 0    ;检查进位标志
GOTO     LABEL_1     ;如果 C = 0, 请转到 label_1
GOTO     LABEL_2     ;如果 C = 1, 请转到 label_2
```

1.7 中断

该器件具有 1 级，1 个向量和 7 个中断源。每个中断源都有自己的使能控制位。每个中断事件都可以触发它自己的中断标志位，不论它的中断使能控制位是 0 还是 1。所以没有中断优先级寄存器。中断优先级由 F/W 决定。

如果相应的中断使能位已被设置（INTIE），它将触发 CPU 为中断服务。CPU 在当前执行的指令周期结束时接受中断。同时，将“CALL 001”指令插入 CPU，并设置 i-flag 以防止中断嵌套。

中断嵌套在执行“RETI”指令后即被清零。也就是说，在服务待处理中断之前，至少一个指令在主程序中执行着。中断事件是边沿触发的。在处理中断程序后，F/W 必须清除中断事件寄存器。



◇范例:设置 INT1 (PA1) 中断请求和上升沿触发。

```
ORG      000H          ;复位向量
GOTO     START        ;转到用户程序地址。
ORG      01H          ;所有中断向量
GOTO     INT_SUBROUTINE ;如果 INT1 (PA1) 输入发生上升沿。
ORG      02H

START:
MOVLW   1111101B
MOVWR   PAPUN          ;使能 INT1 (PA1) 输入上拉电阻。
MOVLW   00010000B
MOVWR   R0B           ;将 INT1 中断触发设置为上升沿。
MOVLW   1111101B
MOVWF   INT1IF        ;清除 INT1 中断请求标志
MOVLW   00000010B
MOVWR   INTIE         ;使能 INT1 中断

MAIN:
...
GOTO    MAIN

INT_SUBROUTINE:
MOVWF   GPR0          ;将 W 和 STATUS 数据保存到缓冲区。
MOVWF   STATUS        ;F-Plane 03H
MOVWF   GPR1

BTFSS   INT1IF        ;检查 INT1IF 位。
GOTO    EXIT_INT      ;INT1IF=0, 退出中断向量。
...
MOVLW   1111101B
MOVWF   INTIF        ;清除 INT1 中断请求标志
GOTO    EXIT_INT

EXIT_INT:
MOVWF   GPR1          ;从缓冲区读回 W 和 STATUS 数据
MOVWF   STATUS
MOVWF   GPR0
RETI
```

2. 芯片工作模式

2.1 复位(000H)

可用以下四种方式复位：

- 上电复位
- 低电压复位(LVR)
- 外部引脚复位(PA7)
- 看门狗复位(WDT)

上电复位后，所有系统和外围控制寄存器都会被恢复为默认的硬件复位值。时钟源，LVR 电平和芯片工作模式由 SYSCFG 寄存器值选择。

当电源电压低于阈值电平时，低电压复位功能将启动。复位电压阈值有三组可以选择。LVR 的工作模式由 SYSCFG 寄存器定义。请参阅以下 LVR 选项表；用户还必须考虑工作频率的最低工作电压。

使用 LVR 时慢钟需开启。

LVR 选项表：

LVR 阈值电平
LVR2.9
LVR2.3
LVR2.0

不同的 F_{sys} 对应不同的系统最小工作电压，参考 DC 特性的工作电压项，如果当前系统电压低于最小工作电压且选择较低的 LVR，则系统可能进入死区并发生错误。

SYSCFG 寄存器可以禁止或使能外部引脚复位和看门狗复位。这两个复位还将所有控制寄存器设置为其默认复位值。TO / PD 标志不受这些复位的影响。

◇范例: 定义复位向量

```
ORG      000H
GOTO    START      ; 跳转到用户程序地址。
ORG      010H

START:
...      ; 010H, 用户程序的开头
...
GOTO    START
```

2.2 系统配置寄存器 (SYSCFG)

系统配置寄存器 (SYSCFG) 位于 Info ROM 地址 0001。SYSCFG 决定 MCU 初始条件的选项。该位只可被 PROM 编程者写入。用户可以通过 SYSCFG 寄存器选择时钟源, LVR 阈值电压和芯片工作模式。SYSCFG 的默认值为 3FFFh。SYSCFG 的第 13 位是代码保护选择位。如果该位为 1, 当用户读取 PROM 时, PROM 中的数据将受到保护。

Bit	13~0	
Default Value	111111111111	
Bit	Description	
13	PROTECT: 代码保护选择位	
	1	保护
	0	不保护
12	PWRSV: 电源省电模式 (在停止/闲置模式时, 会影响耗电)	
	1	使用电源省电模式。在闲置模式时禁止 LVR2.3V/2.9V。
	0	不使用电源省电模式。
11-10	LVR: 低电压复位模式	
	11	LVR2.0V
	10	LVR2.0V, 在停止/闲置模式下禁止 (若 MODE3V=1, 整合开发环境(IDE)工具会强制令 LVR=2'b10)
	01	LVR2.3V
	00	LVR2.9V
9	PD3IOE: PD3~PD0 I/O 模式使能	
	1	PD3~PD0 作为 IO 模式
	0	PD3~PD0 作为 LCD 模式 (PDE [3:0]会变为无效)
8	INT0EDGE: INT0(PA6) 选下或上边沿触发(注意:EV2781C 仅能仿真下边沿触发)	
	1	上边沿触发
	0	下边沿触发
7	XRSTE: 外部引脚(PA7)复位使能	
	1	使能
	0	禁止 (即: PA7 是为输入引脚)
6	WDTE: WDT 复位使能	
	1	使能
	0	禁止
5	MODE3V: 工作电压选项	
	1	默认 F _{sys} =慢时钟 (SIRC2 KHz), 强制 LVR2.3V/2.9V 禁止
	0	默认 F _{sys} =快时钟 (FIRC4 MHz)
4-0	十速保留	

● SYSCFG 设置和 LVR 关系表:

如果 R-plane register 16h \neq 0x37

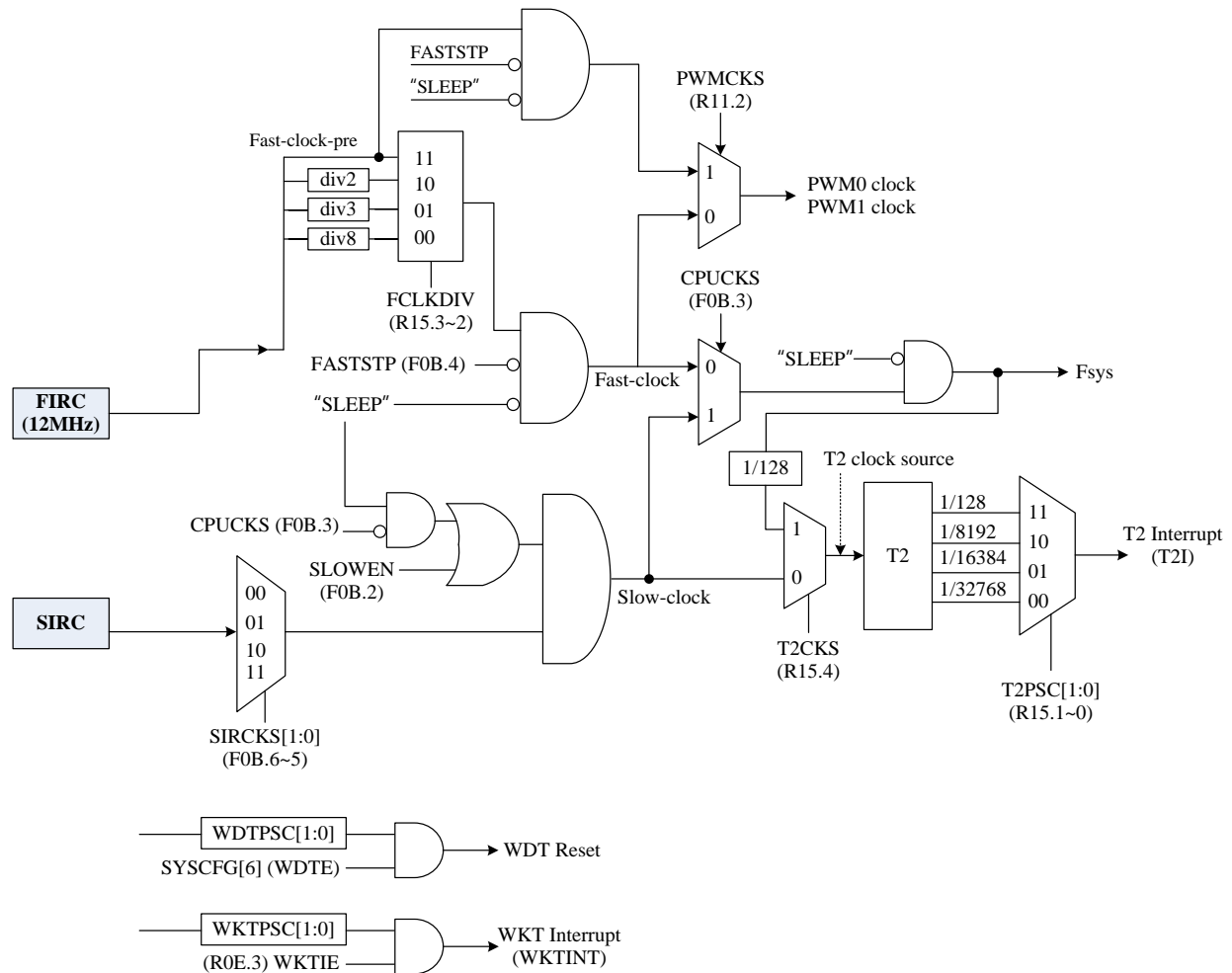
MODE3V (SYSCFG.5)	PWRSVAV (SYSCFG.12)	LVR[1:0] (SYSCFG 11~10)	FAST/SLOW mode	STOP/IDLE mode
0	0	11	LVR2.0V	LVR2.0V
0	0	10	LVR2.0V	All LVR disabled
0	0	01	LVR2.3V	LVR2.3V
0	0	00	LVR2.9V	LVR2.9V
0	1	11	LVR2.0V	LVR2.0V
0	1	10	LVR2.0V	All LVR disabled
0	1	01	LVR2.3V	LVR2.0V
0	1	00	LVR2.9V	LVR2.0V
1	0	11	LVR2.0V	LVR2.0V
1	0	10	LVR2.0V	All LVR disabled
1	0	01	LVR2.0V	LVR2.0V
1	0	00	LVR2.0V	LVR2.0V
1	1	11	LVR2.0V	LVR2.0V
1	1	10	LVR2.0V	All LVR disabled
1	1	01	LVR2.0V	LVR2.0V
1	1	00	LVR2.0V	LVR2.0V

如果 R-plane register 16h = 0x37 (Disable LVR2.0V)

MODE3V (SYSCFG.5)	PWRSVAV (SYSCFG.12)	LVR[1:0] (SYSCFG 11~10)	FAST/SLOW mode	STOP/IDLE mode
0	0	11	All LVR disabled	All LVR disabled
0	0	10	All LVR disabled	All LVR disabled
0	0	01	LVR2.3V	LVR2.3V
0	0	00	LVR2.9V	LVR2.9V
0	1	11	All LVR disabled	All LVR disabled
0	1	10	All LVR disabled	All LVR disabled
0	1	01	All LVR2.3V	All LVR disabled
0	1	00	All LVR2.9V	All LVR disabled
1	0	11	All LVR disabled	All LVR disabled
1	0	10	All LVR disabled	All LVR disabled
1	0	01	All LVR disabled	All LVR disabled
1	0	00	All LVR disabled	All LVR disabled
1	1	11	All LVR disabled	All LVR disabled
1	1	10	All LVR disabled	All LVR disabled
1	1	01	All LVR disabled	All LVR disabled
1	1	00	All LVR disabled	All LVR disabled

2.3 双系统时钟

该器件采用双系统时钟设计。有二种时钟源，SIRC（慢速内部 RC）和 FIRC（快速内部 RC）。每种时钟源都可以作为 CPU 系统时钟。在 IDLE 模式下，只能配置慢速时钟以保持振荡，为 T2 模块提供时钟源。请参考下图。



时钟方案框图

FAST 模式:

上电或复位后，如果 $MODE3V = 0$ ，器件进入 FAST 模式，否则进入 SLOW 模式。用户可以通过 $CPUCKS=1$ 进入 SLOW 模式。此外，固件还可以使能或禁止 T2 系统运行的慢速时钟。

在此模式下，程序使用快速时钟作为 CPU 时钟 (F_{sys}) 执行。Timer0, Timer1 模块也由快速时钟驱动，PWM0 和 PWM1 模块可由快速时钟或快速时钟预分频来驱动。通过设置 $T2CKS = 1$ 和 $CPUCKS = 0$ ，就可以使用快速时钟驱动 T2。

SLOW 模式:

上电或复位后，如果 $MODE3V = 1$ ，器件进入 SLOW 模式。此模式下使用慢速时钟，快速时钟可以停止（通过 $FASTSTP = 1$ ，用于省电）或运行（通过 $FASTSTP = 0$ ）。

闲置模式(IDLE 模式):

如果在执行 SLEEP 指令之前使能慢速时钟且 $T2CKS = 0$ ，则器件进入 IDLE 模式。在此模式下，慢速时钟将继续运行，为 T2 模块提供时钟。除了 T2 相关电路外，CPU 停止读取代码并停止所有模块。

在 IDLE 模式下保持时钟振荡的另一种方法是在执行 SLEEP 指令之前设置 $WKTIE = 1$ 。在这种情况下，WKT 会持续运行并定期唤醒 CPU。

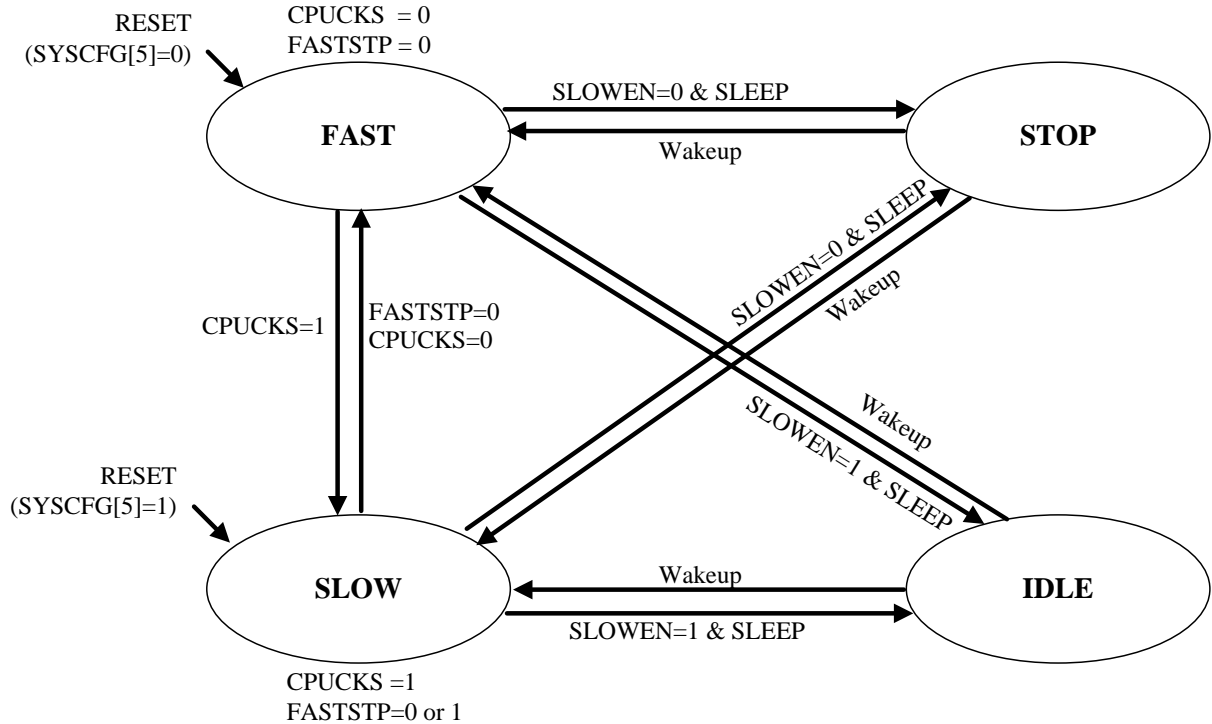
T2 和 WKT / WDT 是独立的，并有自己的控制寄存器。可以使 T2 和 WKT 工作并在 IDLE 模式下唤醒。

停止模式(STOP 模式):

如果在执行 SLEEP 指令之前禁用了慢速时钟和 WKT / WDT，则每个模块都会关闭，器件进入 STOP 模式。STOP 模式类似于 IDLE 模式。不同之处在于所有时钟振荡器不管是快速时钟还是慢速时钟都要关闭，并且不会产生时钟。

2.4 双系统时钟模式转换

器件工作在以下四种模式之一: FAST 模式 SLOW 模式, IDLE 模式和 STOP 模式。



注:
 SLEEP表示SLEEP指令
 Wakeup表示唤醒事件, 如外部引脚中断, WKT中断或T2中断。

CPU工作框图

CPU 模式和时钟菜单:

模式	振荡器	系统时钟	快时钟	慢时钟	TM0/TM1	T2	唤醒事件
FAST	FIRC	快时钟	运行	通过设置 SLOWEN位	运行	运行	-
SLOW	SIRC	慢时钟	通过设置 FASTSTP位	运行	运行	运行	-
IDLE	SIRC	停止	停止	运行	停止	运行	WKT/IO/T2
STOP	停止	停止	停止	停止	停止	停止	IO

● FAST 模式切换至 SLOW 模式

将 FAST 模式切换 SLOW 模式时，建议依序执行以下步骤：

- (1) 使能慢时钟(SLOWEN=1)
- (2) 切换至慢时钟 (CPUCKS=1)
- (3) 停止快时钟 (FASTSTP=1)

注:停止快时钟（FASTSTP=1）是可选的。停止快时钟可以减少功耗。

◇ 范例: FAST 模式至 SLOW 模式。

```
MOVLW    01100000B    ;
MOVWF    CLKS          ;慢时钟预分频器选择(2KHz)
BSF      SLOWEN        ;使能慢时钟
BSF      CPUCKS        ;Fsys=慢时钟
BSF      FASTSTP       ;禁止快时钟
```

● SLOW 模式切换至 FAST 模式

SLOW 模式可以通过 F-plane 的 F0B 寄存器中的 SLOWEN 位和 CPUCKS 位使能。当 SLOW 模式切换到 FAST 模式时，建议依序执行以下步骤：

- (1) 使能快时钟 (FASTSTP=0)
- (2) 切换至快时钟(CPUCKS=0)
- (3) 停止慢时钟 (SLOWEN=0)

注:停止慢速时钟（SLOWEN = 0）是可选的。慢速时钟可以保持振荡以在快速模式下提供 T2 计数器模块。

◇ 范例: SLOW 模式切换至 FAST 模式 (快时钟停止).

```
MOVLW    00001000B
MOVWR    MR15          ;快时钟预分频器选择
BCF      FASTSTP       ;使能快时钟
BCF      CPUCKS        ;系统时钟 = 快时钟
BCF      SLOWEN        ;停止慢时钟
```

● IDLE 模式设置

可以按以下顺序设置来配置 IDLE 模式：

- (1) 使能慢时钟 (SLOWEN=1)或 WKT(WKTIE=1)
- (2) 将 T2 时钟源切换为慢时钟 (T2CKS=0)
- (3) 执行 SLEEP 指令

IDLE 模式可以通过外部中断，WKT 中断和 T2 中断唤醒。

◇ 范例: FAST/SLOW 模式切换至 IDLE 模式。

```
BSF          SLOWEN      ; 使能慢时钟
MOVLW       00001001B
MOVWR       MR15         ; 设置 T2。T2 时钟源=慢时钟. T2 预分频器=除 16384
SLEEP                               ; 进入 IDLE 模式。
```

● STOP 模式设置

可以按以下顺序设置来配置 STOP 模式：

- (1) 停止慢时钟 (SLOWEN=0)
- (2) 停止 WKT/WDT (WKTIE=0, WDTSTP=1)
- (3) 执行 SLEEP 指令

只能通过外部引脚中断唤醒 STOP 模式。

◇ 范例: FAST/SLOW 模式切换至 STOP 模式。

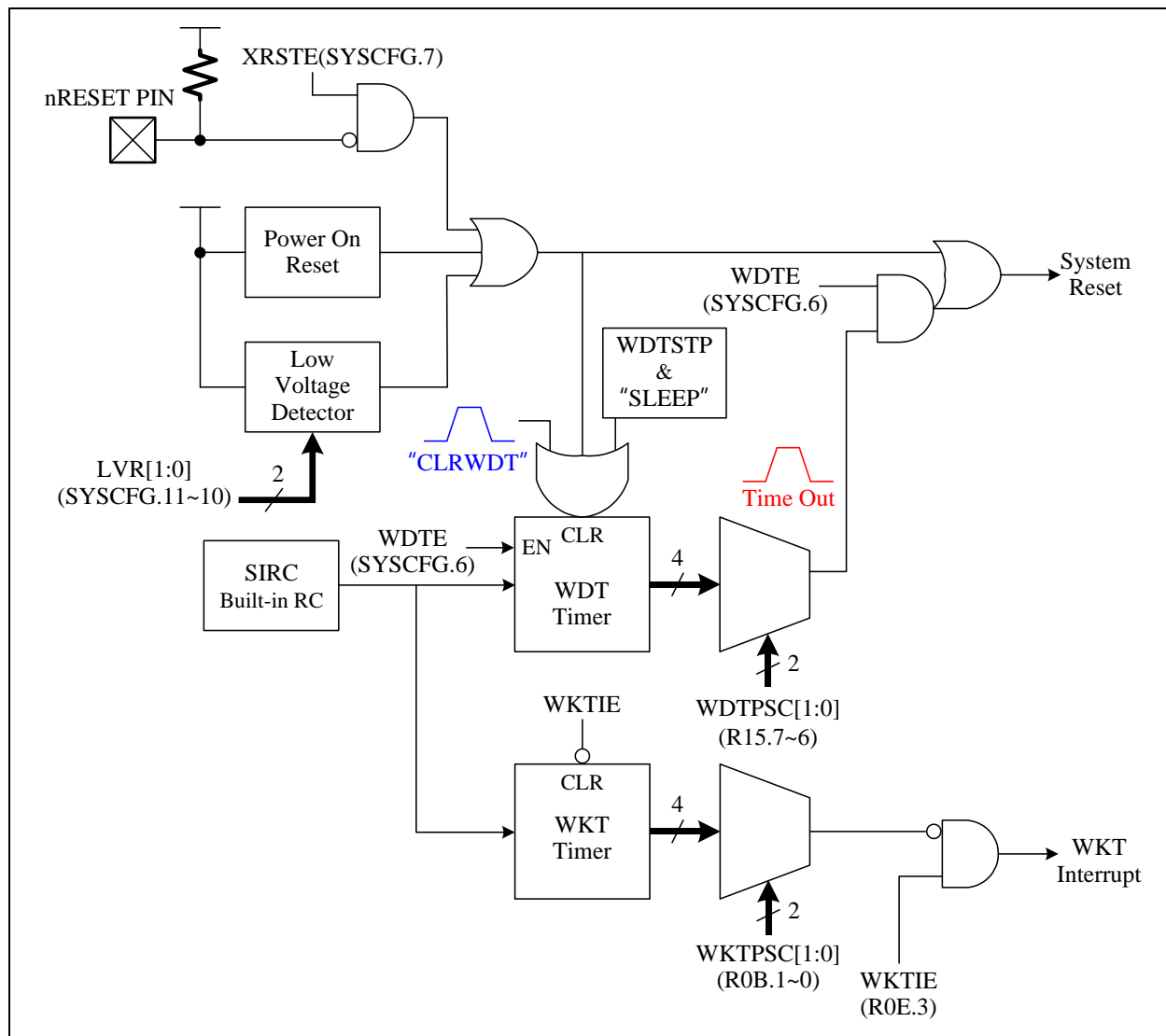
```
BCF          SLOWEN      ; 禁止慢时钟
MOVLW       00000000B   ;
MOVWR       INTIE       ; 禁止 WKT 计数
MOVLW       01100100B   ; 在 STOP 模式下停止 WDT 计数
MOVWR       MR15
SLEEP                               ; 进入 STOP 模式
```

3. 外围功能块

3.1 看门狗(WDT)/唤醒 (WKT) 定时器

WDT 和 WKT 共享相同的内置 RC 振荡器，并具有独立的计数器。WDT, WKT 的溢出周期可由单个预分频器 (WDTPSC [1: 0], WKTPSC [1: 0]) 选择。WDT 定时器由 CLRWDT 指令清零。如果看门狗使能 (SYSCFG [7] = WDTE = 1)，则 WDT 产生芯片复位信号。将 WDTSTP (R15.5) 设置为'1'可以让 WDT 定时器在执行 SLEEP 指令后停止计数，若是 WDTSTP = 0，即使执行 SLEEP 指令，WDT 定时器也始终保持计数。

WKT 定时器是一个间隔定时器，WKT 超时将产生 WKT 中断标志 (WKTIF)。WKT 计时器由 WKTIE = 0 清除/停止。设置 WKTIE = 1，无论 CPU 工作在任何模式下，WKT 定时器都将始终计数。



WDT/WKT 框图

看门狗清除通过 CLRWDT 指令控制，将任何值写入 WDTCLR 都是为了清除看门狗定时器。

◇范例: 通过 CLRWDT 指令清除看门狗定时器。

```
MAIN:
...                               ;执行程序
CLRWDT                            ;执行 CLRWDT 指令
...
GOTO      MAIN
```

◇范例: 通过写 WDTCLR 寄存器清除看门狗定时器

```
MAIN:
...                               ;执行程序
MOVWF    WDTCLR                  ;任何值写入 WDTCLR 寄存器
...
GOTO      MAIN
```

◇范例: 设置 WDT 时间并在执行 SLEEP 指令后禁止。

```
MOVLW    00100100B
MOVWR    MR15                    ;选择 WDT 周期
;在 IDLE / STOP 模式下设置 WDT 禁止
;SLEEP
```

◇范例: 设置 WKT 周期和中断功能。

```
MOVLW    00000010B
MOVWR    MR0B                    ;选择 WKT 周期

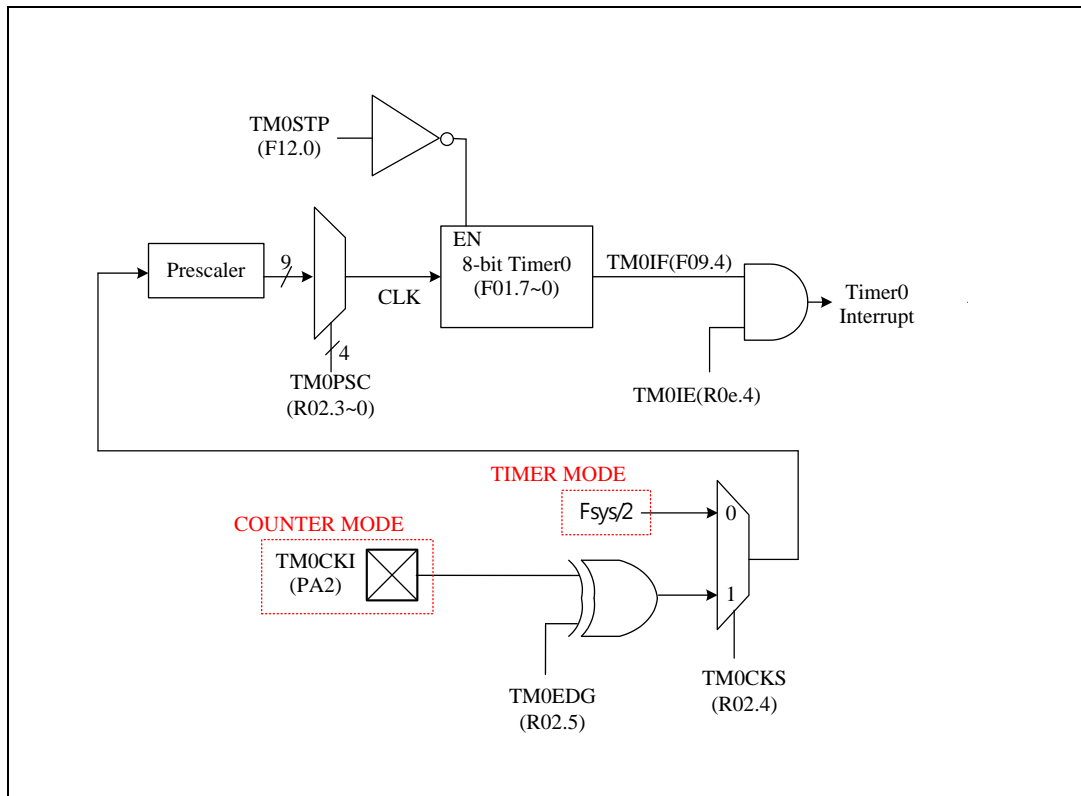
MOVLW    11110111B              ;使用字节操作清除 WKT 中断标志
MOVWF    INTIF                   ;不要使用位操作“BCF WKTIF”清除中断标志

MOVLW    00001000B              ;WKT 中断功能使能
MOVWR    MR0E
```

3.2 Timer0

Timer0 是位于 F-Plane 的 01h (TM0) 的 8 位寄存器。Timer0 寄存器值会根据预分频器时钟源 (可以是 Fsys/2 或 TM0CKI (PA2) 上升/下降输入) 周期性地增加并自动翻转。

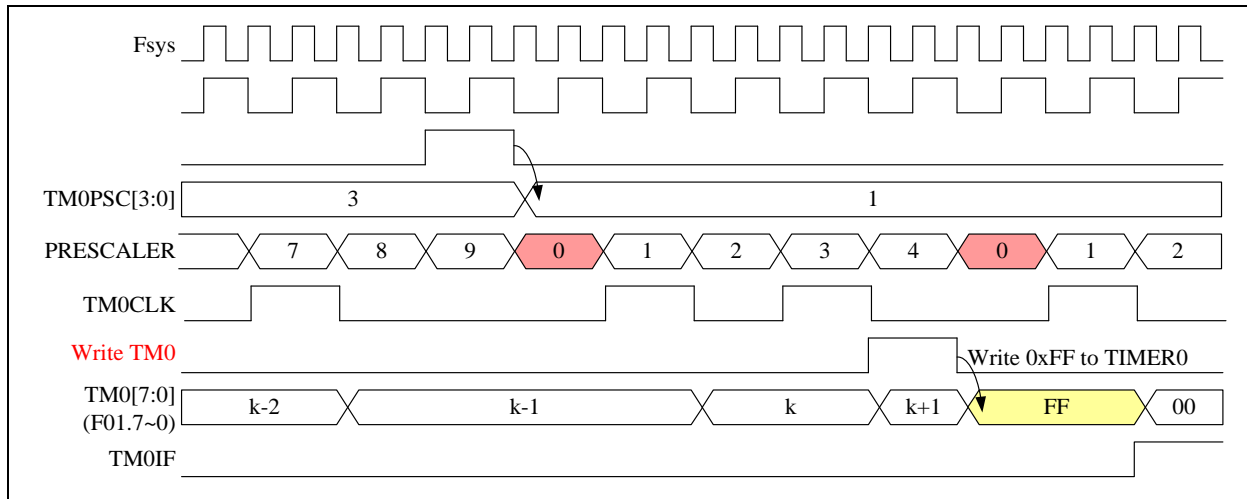
Timer0 的增加速率由 R-Plane 中的 Timer0 预分频 (TM0PSC) 寄存器决定。Timer0 在定时器溢出后产生 TM0IF, 如果 TM0IE=1, 它会产生 Timer0 中断。设置 TM0STP 位将停止 Timer0 计数。



Timer0 框图

以下时序图描述了 Timer0 在纯定时器模式下的工作原理。

当 Timer0 预分频器 (TM0PSC) 被写入时, 内部 8 位预分频器将被清零, 以使计数周期在第一个 Timer0 计数时正确。TM0CLK 是内部信号, 使 Timer0 在 TM0CLK 结束时增加 1。TM0WR 也是内部信号, 表示 Timer0 直接由指令写入; 同时, 内部 8 位预分频器将被清零。当 Timer0 从 FFh 计数到 00h 时, 如果 TM0IE (Timer0 中断允许) 置 1, TM0IF (Timer0 中断标志) 将被设置为 1 并产生中断。



Timer0 工作在定时模式 (TM0CKS=0)

TM0 中断时间的公式如: :

$$TM0 \text{ 中断频率} = (F_{sys}/2) / TM0PSC / (256 - TM0)$$

◇ 范例: 设置 TM0 在定时器模式下工作

;设置 TM0 时钟源和分频器

```
MOVLW    00000101B    ;R02.4=0, 设置 TM0 时钟=Fsys/2
MOVWR    R02          ;R02.3~0=5 (TM0PSC)
                    ;TM0 时钟分频器=Fsys/64
```

;Set TM0 timer.

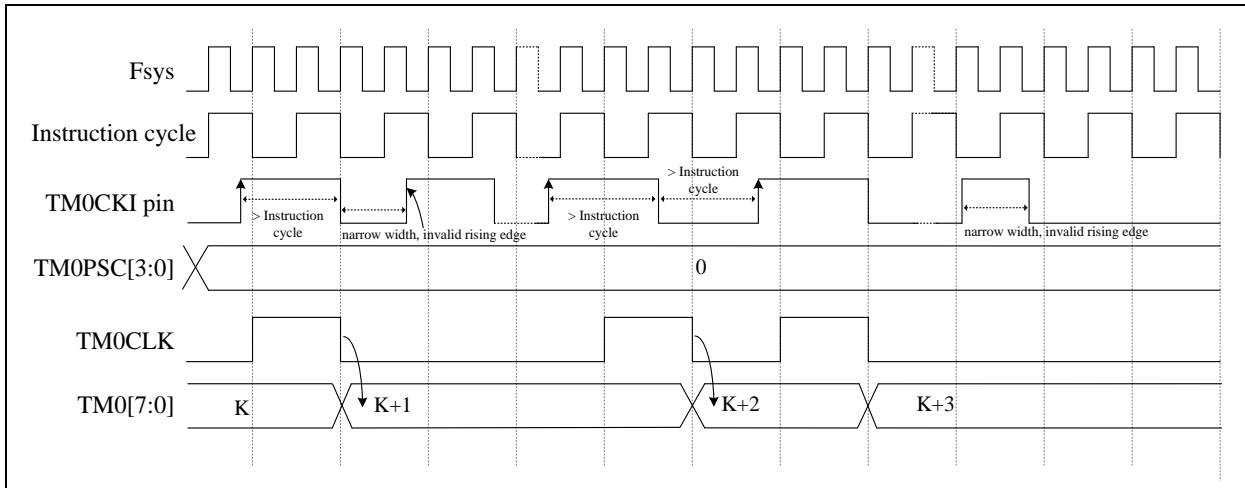
```
BSF      TM0STP      ;禁止 TM0 计数 (默认"0").
MOVLW    156
MOVWF    TM0         ;将 156 写入 F-Plane 的 TM0 寄存器 (F01)
```

;使能 TM0 定时器和中断功能

```
MOVLW    11101111B   ;通过字节操作清除 TM0 中断请求标志
MOVWF    INTIF       ; F-Plane 09H
MOVLW    00010000B   ;使能 TM0 中断功能
MOVWR    INTIE       ; ROE
BCF      TM0STP      ;使能 TM0 计数 (默认"0").
```

以下时序图描述了 Timer0 在计数器模式下工作。

如果 $TM0CKS = 1$ ，则 Timer0 计数器源时钟来自 $TM0CKI$ 引脚。 $TM0CKI$ 信号通过指令周期同步，这意味着 $TM0CKI$ 的高/低持续时间必须长于一个指令周期时间，以保证同步器正确检测每个 $TM0CKI$ 的变化。



Timer0 工作在 $TM0CKI$ 的计数器模式 ($TM0EDG = 0$)， $TM0CKS = 1$

◇ 范例: 设置 $TM0$ 工作在计数器模式，时钟源来自 $TM0CKI$ 引脚 ($PA2$)

; 设置 $TM0$ 时钟源来自 $TM0CKI$ 引脚 ($PA2$) 和分频器。

```

MOV LW    00110000B
MOV WREG R02 ; R02.5=1, 选择  $TM0$  预分频器计数沿=下降沿
; R02.4=1, 设置  $TM0$  时钟= $TM0CKI$  引脚( $PA2$ )
; R02.3~0=0 ( $TM0PSC$ )
;  $TM0$  时钟预分频器 =  $F_{sys} / 2$ 

```

; 设置 $TM0$ 定时器并停止 $TM0$ 计数。

```

BSF      TM0STP ; 禁止  $TM0$  计数
MOV LW   00H
MOV WREG TM0 ; 将 0 写入 F-Plane 的  $TM0$  寄存器。

```

; 开始 $TM0$ 计数并读取 $TM0$ 计数器。

```

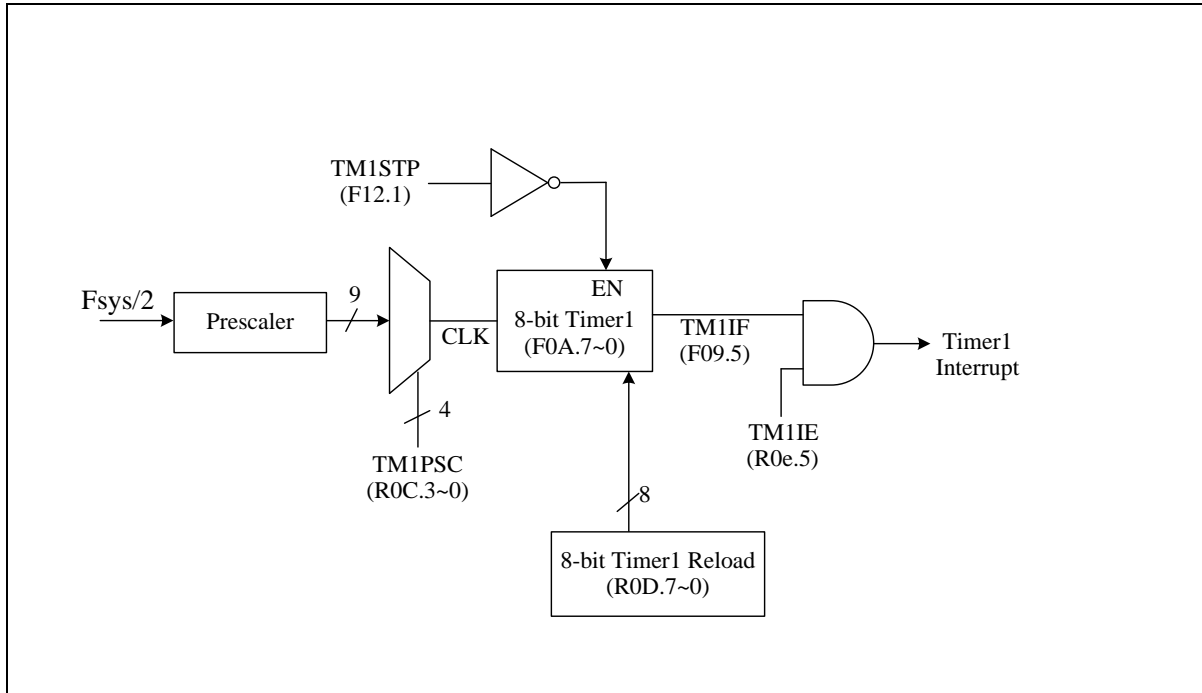
BCF      TM0STP ; 使能  $TM0$  计数
NOP
NOP
NOP
BSF      TM0STP ; 禁止  $TM0$  计数

MOV FW   TM0

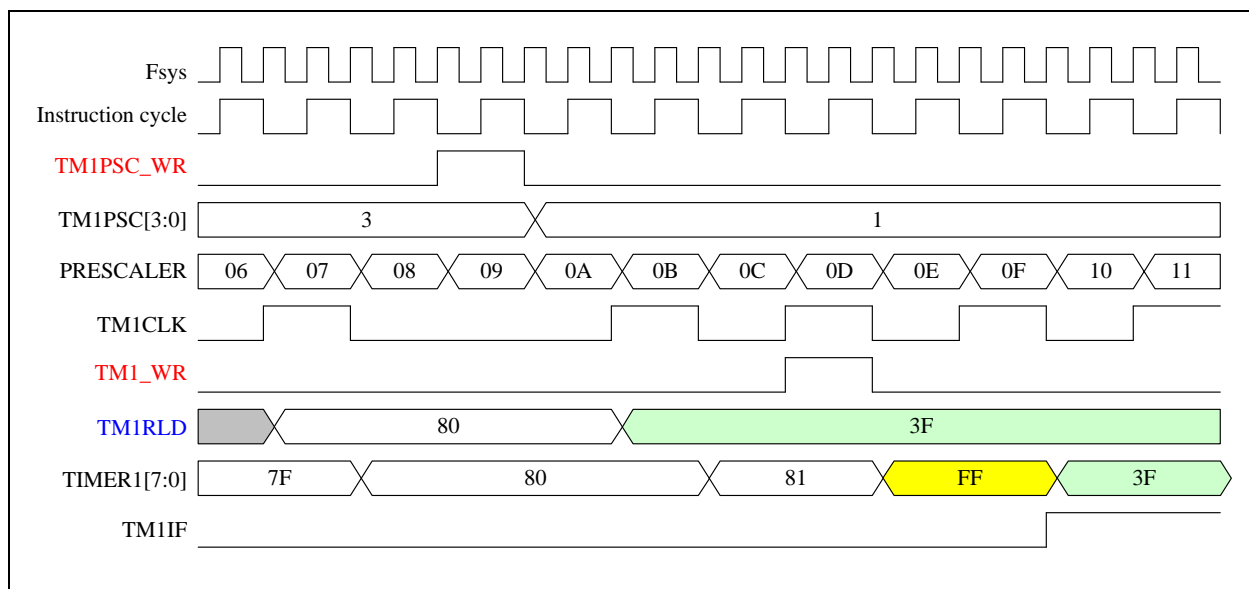
```

3.3 Timer1

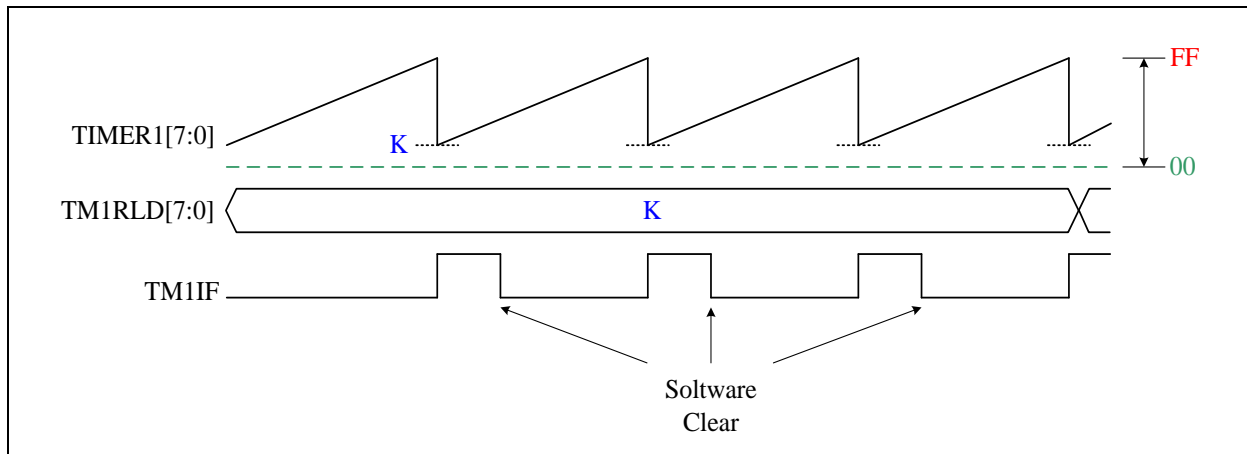
Timer1 是位于 F-Plane 的 8 位宽寄存器。在时钟预分频比率下，Timer1 周期性的增加并自动加载一个新的“偏移值”(TM1RLD)。Timer1 的增加速率由 R-Plane 中的 TM1PSC 寄存器决定。设置 TM1STP 位将停止 Timer1 计数。TM1OUT 是在 Timer1 溢出时触发切换的输出信号。



Timer1 框图



Timer1 时序图



Timer1 重载图

◇范例: 设置 TM0 工作在定时器模式, 并计数溢出切换到 TM1OUT (PD0) 配置。

;设置 TM1 时钟源, 分频器并使能 TM1OUT

```

MOV LW    00000101B
MOV WR    MR0C           ; R0C.3~0=5 (TM1PSC), 选择 TM1 时钟=Fsys/64.
MOV LW    00000100B
MOV WR    MR0B           ; R0B.2=1, 使能 TM1OUT 功能引脚 (PD0).
    
```

;设置 TM1 定时器偏移并停止 TM1 计数

```

BSF       TM1STP         ;停止 TM1 计数
MOV LW    F0H
MOV WF    TM1           ;写 F0H 至 TM1 计数器
    
```

;使能 TM1 定时器和中断功能

```

MOV LW    11011111B     ;通过字节操作清除 TM1 中断请求标志
MOV WF    INTIF         ; F-Plane 09H

MOV LW    00100000B     ;使能 TM1 中断功能
MOV WR    INTIE         ;

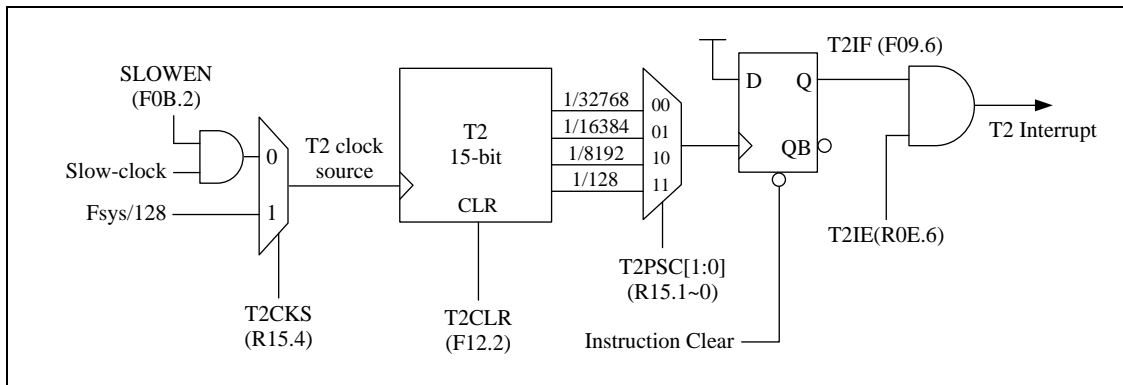
BCF       TM1STP         ;开启 TM1 计数
    
```

计算公式:

$F_{sys}=4\text{ MHz}$, $TM1PSC=1$, $TM1\text{ 时钟源}=F_{sys}/4=1\text{ MHz}$
 $TM1RLD=0xF0$,
 $TM1\text{ 中断时间}=(1/1\text{ MHz}) * (0xFF - 0xF0) = 1\text{ us} * 16 = 16\text{ us}$
 $TM1OUT\text{ 输出周期时间}=16\text{ us} * 2 = 32\text{ us}$.
 $TM1OUT\text{ 输出频率}=1/32\text{ us} = 31.250\text{ KHz}$.

3.4 T2:15-位定时器

T2 是一个 15 位计数器，时钟源来自 $F_{sys} / 128$ 或慢速时钟。它用于生成时基中断和 T2 计数器块时钟。T2 内容无法通过指令读取。它产生中断标志 T2IF (F09.6)，时钟除以 32768/16384/8192/128 取决于 T2PSC [1:0] (R15.1~0) 寄存器位。下图显示了 T2 的框图。



T2 Block Diagram

范例:

[CPU 运行在 FAST 模式, F_{sys} =快时钟=FIRC 6MHz]

◇ 范例:

;设置 T2 时钟源和分频器

```

MOV LW    xxx11001B    ;R15.4 (T2CKS) =1, T2 时钟源= $F_{sys}/128$ 
MOV WR    MR15         ;R15.3~2 (FCLKDIV) =2,  $F_{sys}$ =快时钟=快时钟/2
                                ; $F_{sys}$ =快时钟=12MHz/2=6MHz
                                ;R15.1~0 (T2PSC) =1, 除以 16384
BSF       T2CLR        ;F12.2 (T2CLR), 停止 T2 计数
    
```

;使能 T2 定时器和中断功能。

```

MOV LW    10111111B    ;通过字节操作清除 T2 中断请求标志
MOV WF    INTIF        ; F-Plane 09H

MOV LW    01000000B    ;
MOV WR    INTIE        ;使能 T2 中断功能

BCF       T2CLR        ;启动 T2 计数.
    
```

T2 时钟源是 $F_{sys}/128=6\text{MHz}/128=46875\text{Hz}$, $T2PSC=1/16384$

T2 频率= $46875\text{Hz}/16384=2.86\text{Hz}$

范例:

[CPU 运行在 SLOW 模式, Fsys=慢时钟=32768 Hz]

◇Example:

; 设置 T2 时钟源和分频器

```
MOVLW    xxx0xx00B    ; R15.4 (T2CKS) =0, T2 时钟源=Slow-clock
MOVWR    MR15          ; Fsys=慢时钟=32768 Hz
                          ; R15.1~0 (T2PSC) =0, 除以 32768
```

```
BSF      T2CLR        ; 停止 T2 计数
```

;使能 T2 定时器和中断功能

```
MOVLW    10111111B    ;清除 T2 中断请求标志
MOVWF    INTIF        ; F-Plane 09H
```

```
MOVLW    01000000B    ; 使能 T2 中断功能
MOVWR    INTIE        ; R0E
```

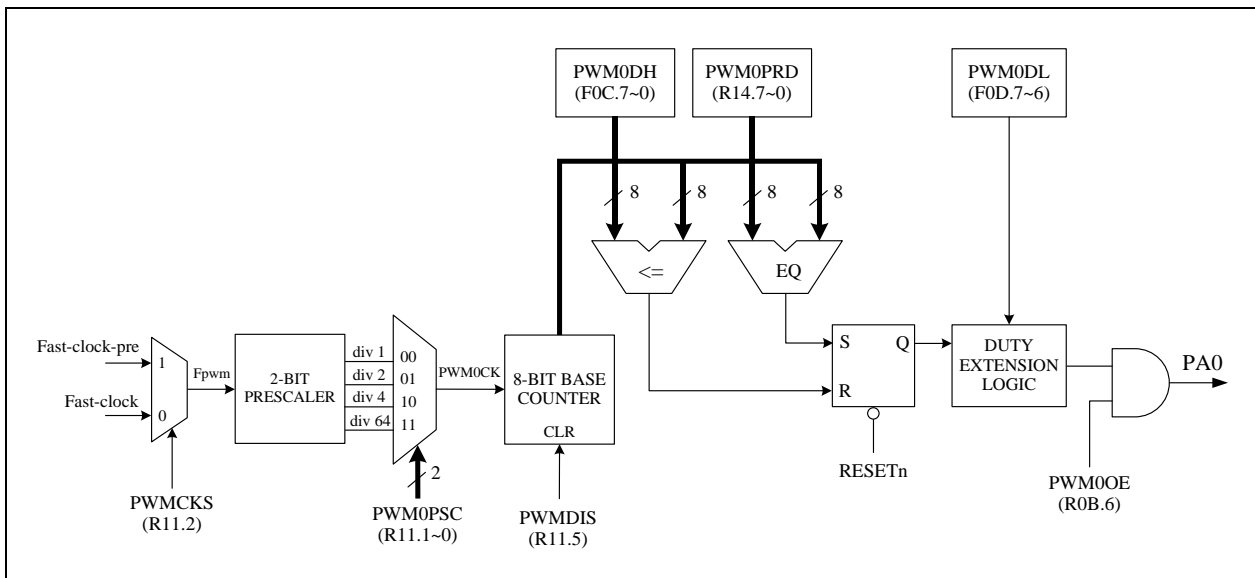
```
BCF     T2CLR        ;启动 T2 计数.
```

T2 时钟源是慢时钟=32768 Hz, T2PSC=/32768,
T2 频率=32768 Hz/32768=1 Hz

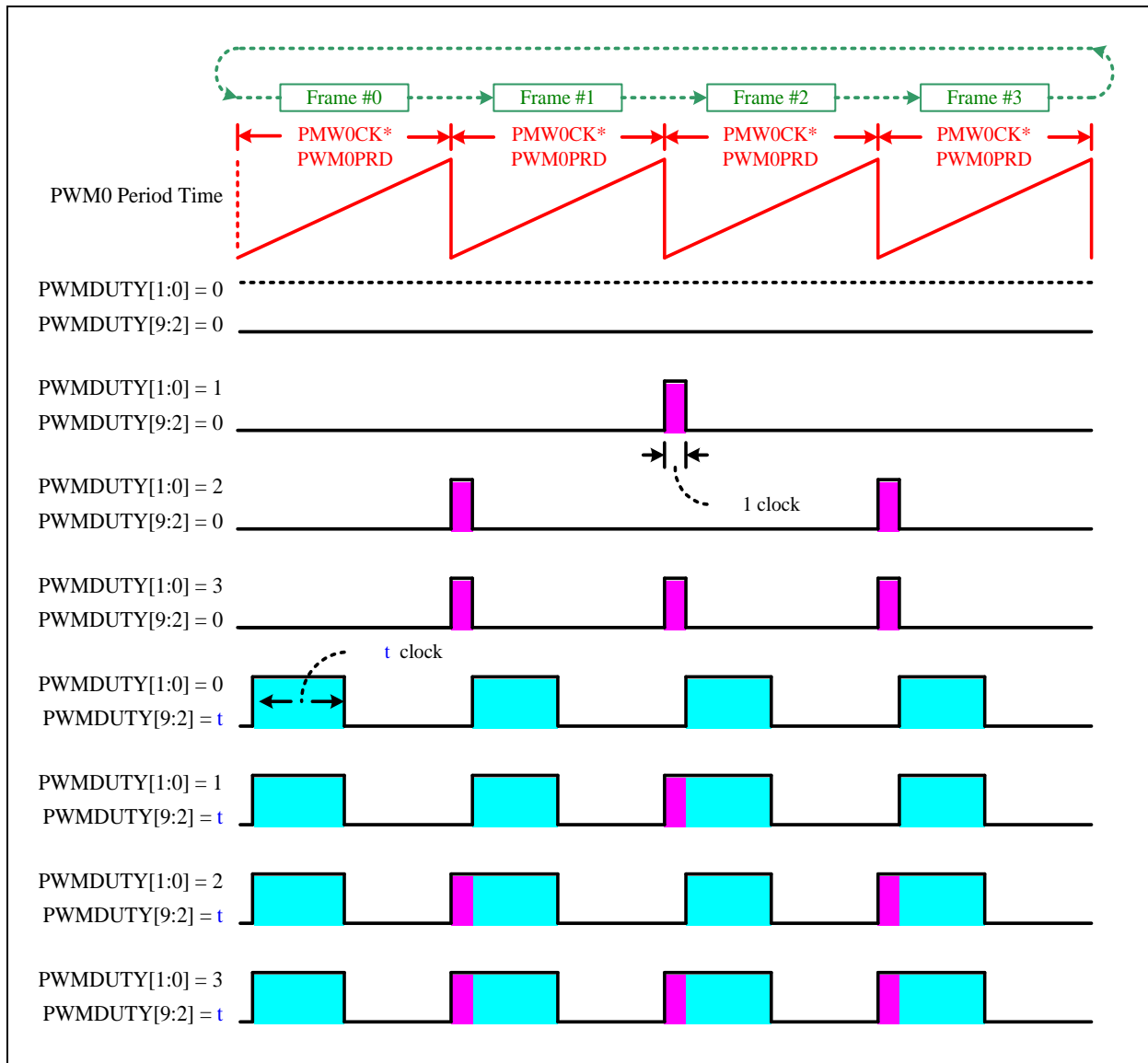
3.5 PWM0: (8+2) 位 PWM

PWM 基于 F_{PWM} 时钟生成 1024 占空比的波形， F_{PWM} 可以通过 PWMCKS (R11.2) 选择快速时钟或快速时钟预置。LSB 扩展技术允许 PWM 运行频率在“系统时钟除以 256”而非“系统时钟除以 1024”，这意味着 PWM 比正常速度快 4 倍。PWM 频率较高的优点是可以通过 RC 滤波器可以将 PWM 信号转换为更稳定的直流电压电平。只要 8 位基准计数器与 PWM 占空比寄存器 PWM0DH (F0C.7~0) 的 8 位 MSB 匹配，PWM 输出信号就会复位为低电平。当基准计数器溢出时，PWM 占空比寄存器 PWM0DL (F0D.7~6) 的 2 位 LSB 决定是立即将 PWM 输出信号设置为高电平还是在 一个时钟周期延迟后将其设置为高电平。

可以通过将周期值写入 PWM0PRD 寄存器 (R14) 来设置 PWM0 周期。注意，更改 PWM0PRD 会立即更改 PWM0PRD 值，这不同于 PWM0DH / PWM0DL 还具有缓冲器以更新当前周期结束时的占空比。编程人员必须注意通过观察下图来改变 PWM0PRD 的当前时间。有一个比较 PWM0 计数器和 PWM0PRD 的数字比较器，如果在设置 PWM0PRD 后 PWM0 计数器大于 PWM0PRD，将产生一个 PWM 周期长的 PWM 故障，因为 PWM0 计数器必须计数溢出，然后继续计数至 PWM0PRD 以完成周期。



PWM0 框图



PWM0 8+2 时序图

范例:

;设置 PWM0 时钟源和分频器。

```
MOV LW    00000101B    ; R11.5 (PWMDIS)= 0, PWM0/PWM1 时钟使能
MOV WR    MR11         ; R11.2 (PWMCKS)= 1, FPWM=快速时钟预(12 MHz)
                                     ; R11.1~0 (PWM0PSC) =1,
                                     ; PWM 时钟=FPWM/2=6 MHz

MOV LW    80H
MOV WR    PWM0PRD      ;设置 PWM0 周期[7:0] =80H.

MOV LW    00H
MOV WF    PWM0DL       ;设置 PWM0 周期[1:0] =0

MOV LW    20H
MOV WF    PWM0DH       ;设置 PWM0[9:2] =20H
MOV LW    01000000B
MOV WR    MR0B         ; R0B.6 (PWM0OE) =1,使能 PWM0 OUT (PA0) .
```

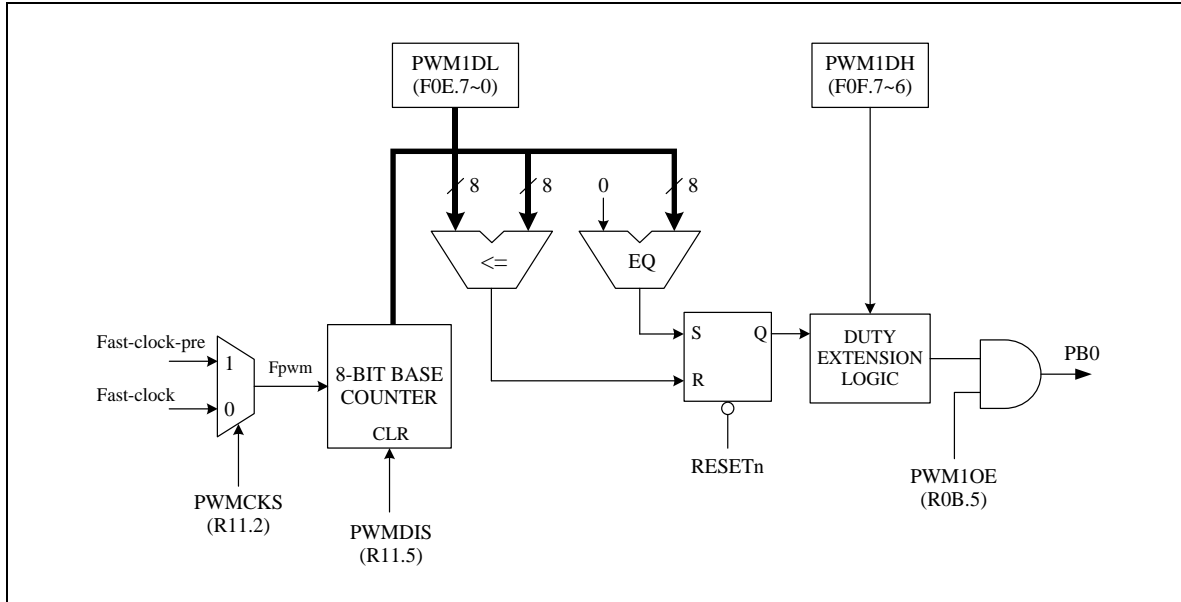
$F_{sys}=4\text{ MHz}$, $\text{PWM 时钟}=F_{\text{PWM}}/2=6\text{ MHz}$, $\text{PWM0PRD}=80\text{H}$, $\text{PWM0DL}=00\text{H}$, $\text{PWM0DH}=20\text{H}$

$\text{PWM0 输出频率}=6\text{ MHz}/(\text{PWM0PRD}+1)=6\text{ MHz}/129=46512\text{ KHz}$

$\text{PWM0 输出占空比}=32/128=25\%$.

3.6 PWM1: (8+2) 位 PWM

PWM1 与 PWM0 类似。不同之处在于：PWM1 没有 PWM1PRD，也没有 PWM1PSC 可调。



PWM1 Block Diagram

范例:

[CPU 运行在 FAST 模式, $F_{sys}=FIRC\ 4MHz$]

;设置 PWM1 时钟源

```
MOVLW    0000000B    ; R11.5 (PWMDIS)= 0, PWM0/PWM1 时钟使能
MOVWR    MR11        ; R11.2 (PWMCKS)= 0, FPWM=快时钟(4 MHz)
```

```
MOVLW    C0H
MOVWF    F0F        ;设置 PWM1 占空比扩展[1:0] =3
```

```
MOVLW    80H
MOVWF    PWM1DH    ;设置 PWM1 占空比[9:2] =80H
```

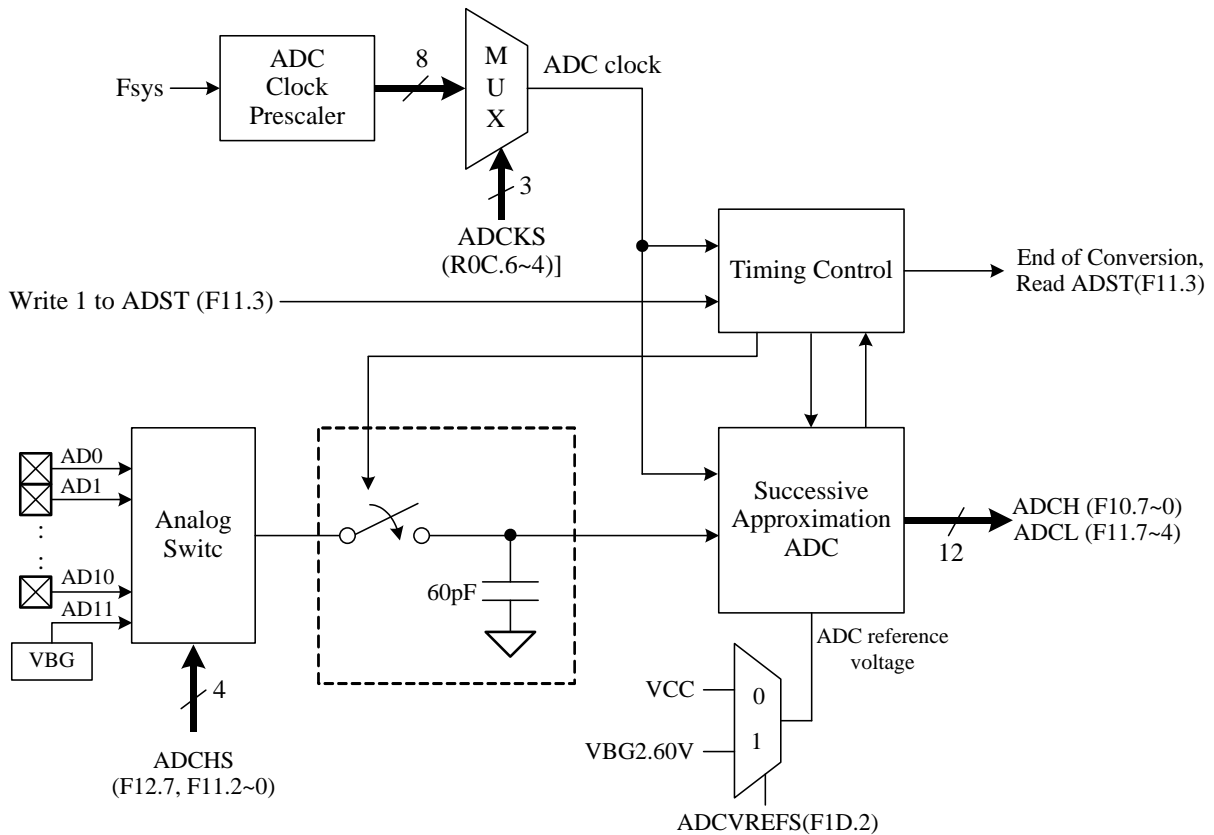
```
MOVLW    00100000B
MOVWR    MR0B        ; R0B.5 (PWM1OE) =1,使能 PWM1 OUT (PB0)
```

$F_{sys}=4MHz$, PWM 时钟源=快时钟 = 4 MHz, PWM1DL=3, PWM1DH=80H

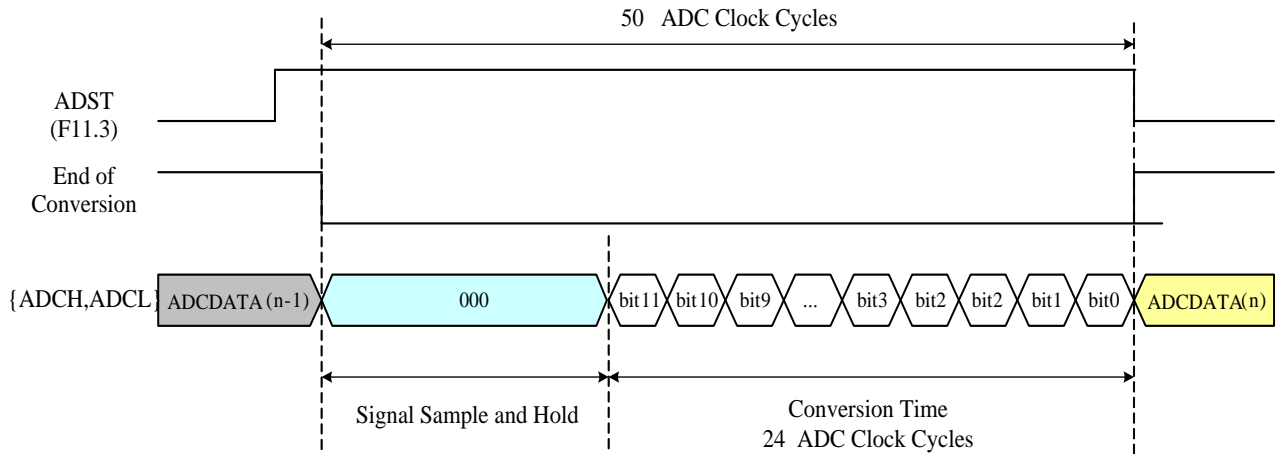
PWM1 输出频率= $4MHz/256=15.625\ KHz$

PWM1 输出占空比= $128/256=50\%$.

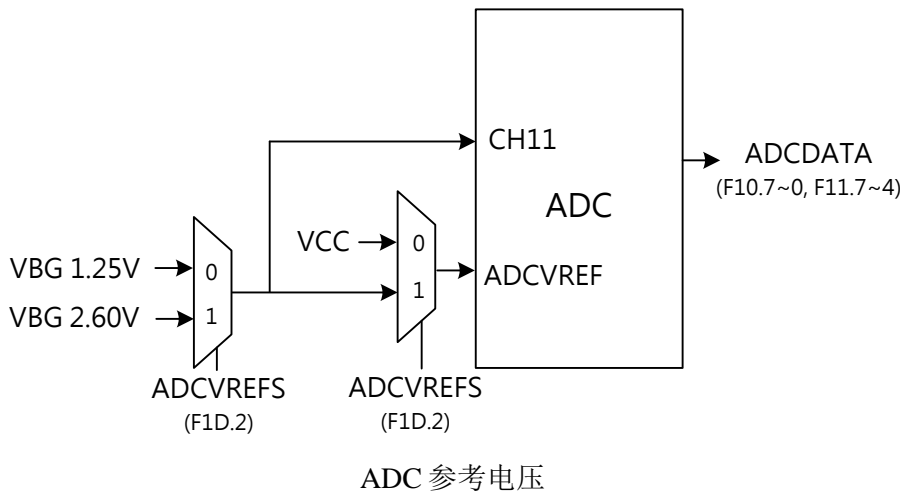
3.7 模数转换器(ADC)



12位ADC（模数转换器）由11通道模拟输入多路复用器，控制寄存器，时钟发生器，12位逐次逼近寄存器和输出数据寄存器组成。要使用ADC，用户需要设置ADCKS（R0C.6~4）以选择合适的ADC时钟频率。然后，用户通过将ADST（F11.3）设置为1来启动ADC。ADC转换结束后，H/W自动清除ADST（F11.3）位。用户可以轮询此位来判断转换状态。ADPIE8（R13.2~0），ADPIE（R12.7~0）控制寄存器用于ADC引脚配置，当引脚用作ADC输入时，用户可将相应位写入“0”。该设置可以禁止引脚逻辑输入路径以节省功耗。



如下图所示，用户有两种 ADC 参考电压可以选择。如果用户选择 $ADCVREFS = 0$ ，则 ADC 参考电压源为 VCC ，用户可以选择将通道切换至 $CH11$ ($VBG1.25V$) 去计算当前电压 VCC 。如果用户选择 $ADCVREFS = 1$ ，则 ADC 参考电压源为 $VBG2.60V$ ，必须操作在 $VCC > 2.8V$ 的环境下才可正常工作。在使用“SLEEP”指令前，先设定成 $ADCVREFS = 0$ 可以减少功耗。





◇ 范例:

[CPU running at FAST mode , Fsys=FIRC 4 MHz]

ADC 时钟频率=500 KHz, ADC 通道=ADC0 (PA6).

```
=====
MOVLW    01010000B    ; R0C.6~4 (ADCKS)
MOVWR    MR0C         ; ADC 时钟频率=Fsys/8= 500 KHz

MOVLW    01000000B    ; ADC0 (PA6)
MOVWR    PAPUN        ;R08
MOVLW    11111110B    ; ADC0 (PA6)
MOVWR    ADPIE        ;R12

MOVLW    00000000B
MOVWF    ADCTL         ; F11.2~0 (ADCHS[2:0])= 0, ADC select ADC0 (PA6 pin).
BCF      ADCHS3        ; F12.7 (ADCHS[3]) =0

BSF      ADST          ; F11.3 (ADST), ADC 开始转换.

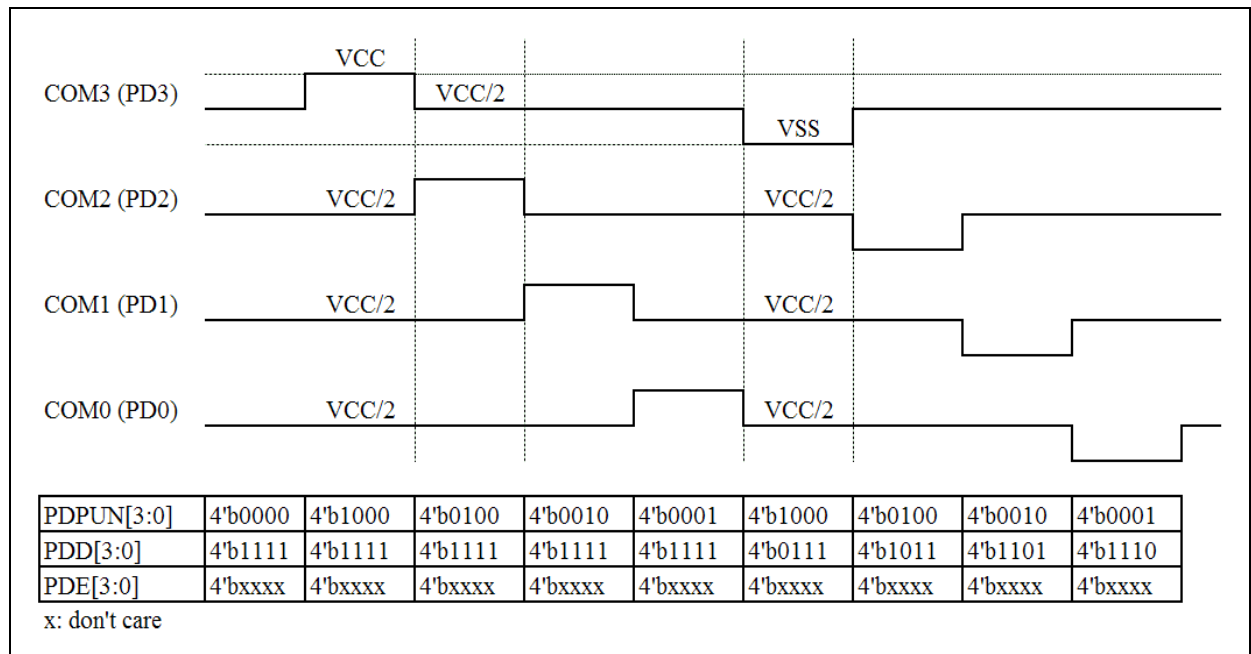
WAIT_ADC:
BTFS    ADST          ; 等待 ADC 转换完成.
GOTO    WAIT_ADC

MOVFW    ADCH         ; ;F10.7~0, 将 ADC 结果 [11:4]读入 W
MOVFW    ADCTL        ; ;F11.7~4, 将 ADC 结果 [3:0]读入 W
```

3.8 1/2 偏置 VCC/2 电压发生器

通过将 SYSCFG (PD30IOE) 选项设置为 LCD 模式, 可以将整个 PD [3:0] 设置为 LCD COM3~COM0, 并且还将始终禁止任何 PD[3:0] I/O 功能, 同时 PDE[3:0] (R07.3~0) 无效。LCD 模式可以通过设置相应的 PDUN [3:0], PDD [3:0] 输出 VCC, VCC/2, VSS 三电平电压到 PD[3:0], 如下面的引脚状态表所示。如果进入 STOP/IDLE 模式, 这些 PD[3:0] 将自动拉至 VCC 电平。

	PD30IOE (SYSCFG[9])	PDPUN[3:0] (R0A.3~0)	PDE[3:0] (R07.3~0)	PDD[3:0] (F07.3~0)	引脚状态
I/O 模式	1	1/0	1/0	1/0	正常 IO
LCD 模式	0	0	x	x	VCC/2
	0	1	x	0	VSS
	0	1	x	1	VCC



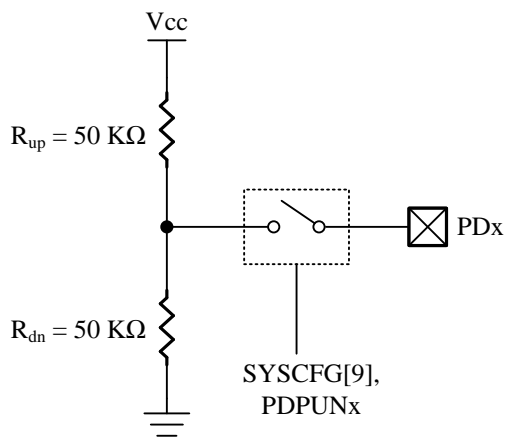
通过 S / W 控制实现 1/2 偏置 VCC / 2 电压发生器 (PD30IOE = 0)

◇ 范例:

```

MOVLW    x0000xxxB    ;
MOVWR    ADPIE8        ; PD0~PD3 设置为非数字输入模式
MOVLW    xxxx1000B    ;
MOVWR    PDPUN         ; PD2~PD0 输出 VCC/2, PD3 取决于 PDD[3]

MOVLW    xxxx0111B    ;
MOVWF    PDD           ; PD3 输出 VSS
    
```

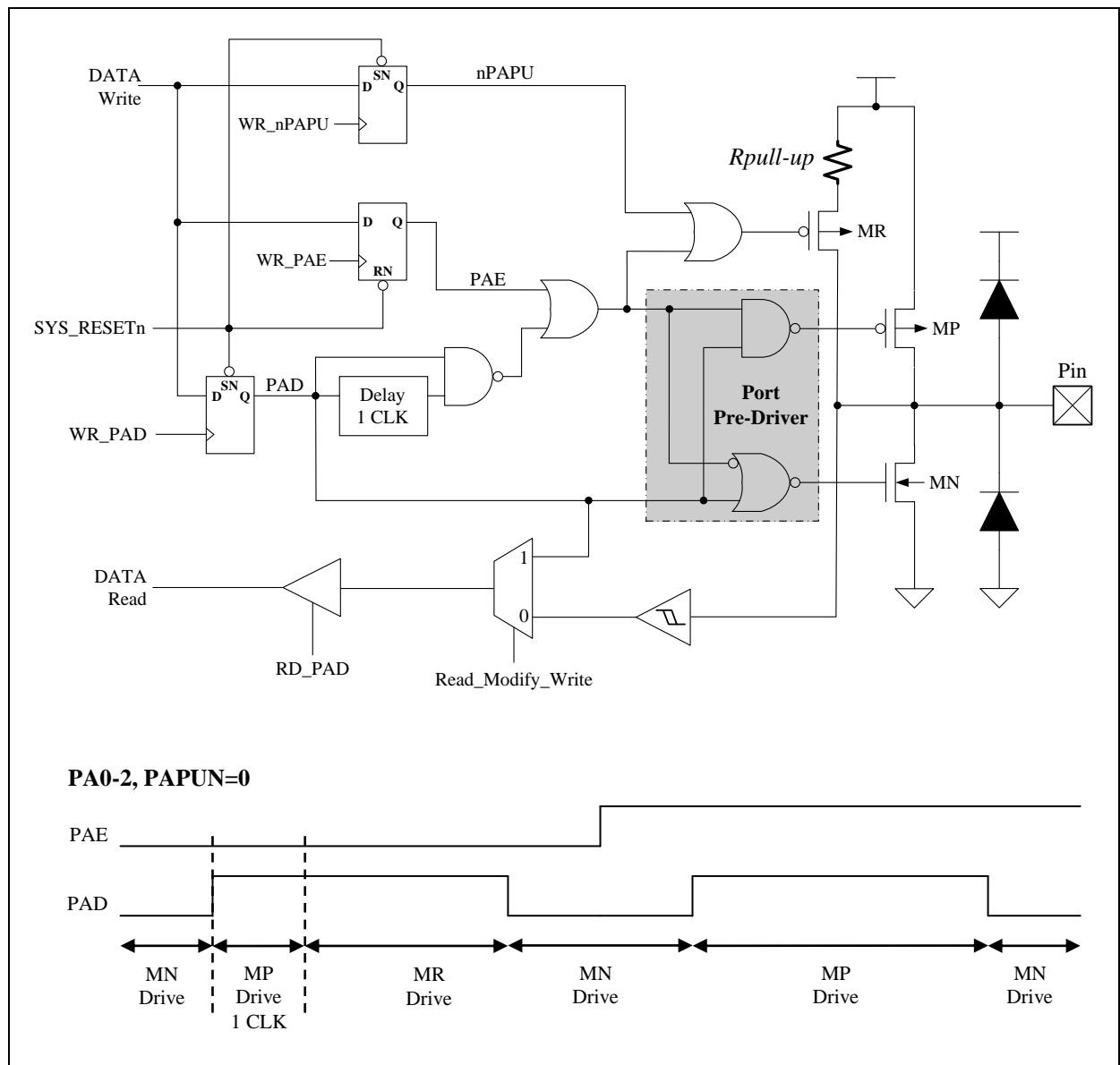


LCD COM3~0 偏压电路

4. I/O 端口

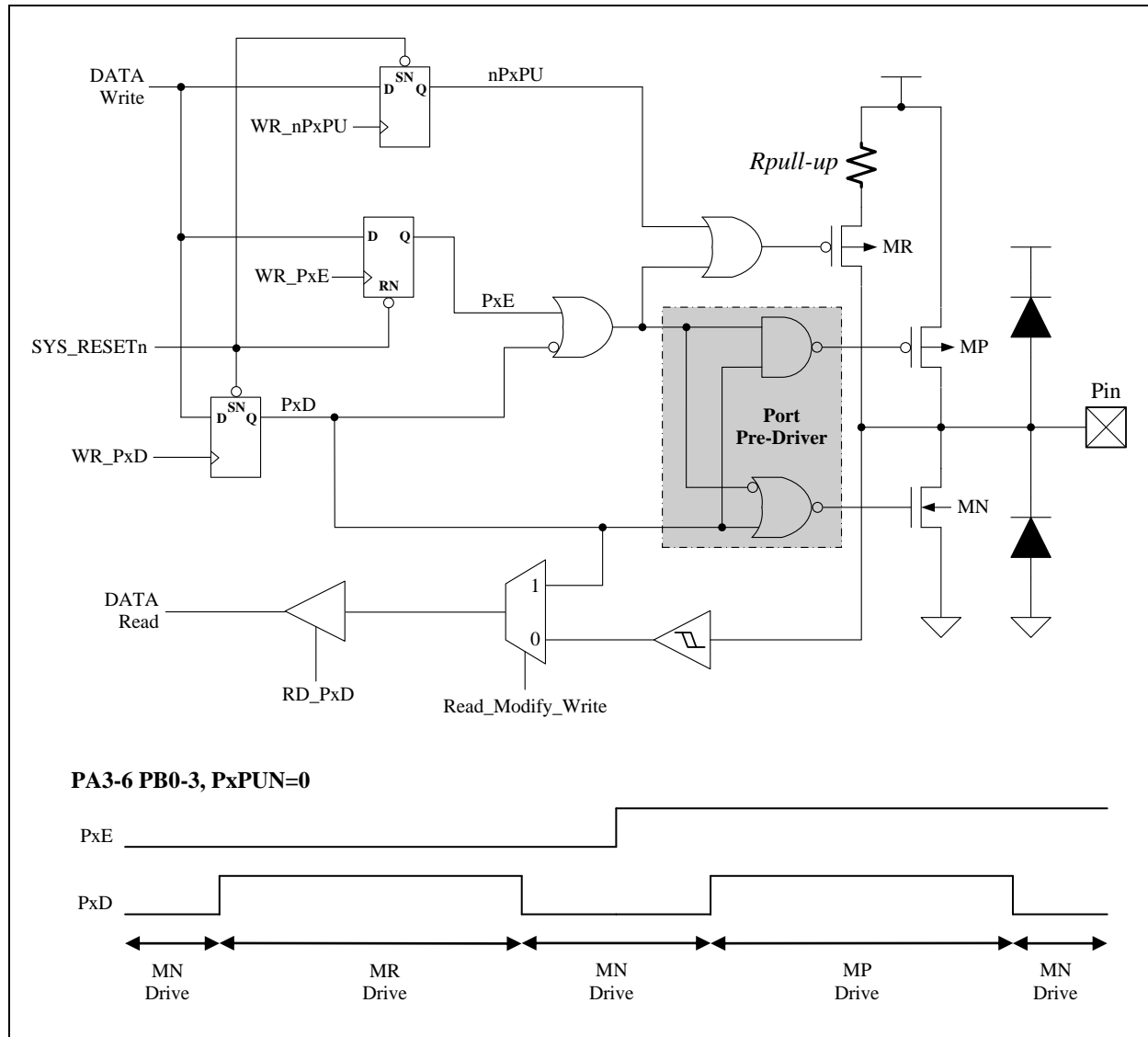
4.1 PA0-2

这些引脚可用作施密特触发器输入，CMOS 推挽输出或“伪开漏”输出。上拉电阻可通过 S/W 设置分配给每个引脚。要在施密特触发器输入模式下使用该引脚，S/W 需要设置 PAE = 0 和 PAD = 1。要在“伪开漏”模式下使用该引脚，S/W 将 PAE 设置为 0。伪开漏结构的好处是输出上升时间可以比纯开漏结构快得多。S/W 设置 PAE = 1 以在 CMOS 推挽输出模式下使用该引脚。读取引脚数据 (PAD) 具有不同的含义。在“读 - 修改 - 写”指令中，CPU 实际读取输出数据寄存器。在其他指令中，CPU 读取引脚状态。所谓的“读 - 修改 - 写”指令包括 BSF, BCF 和使用 F-Plane 作为目的地的所有指令。

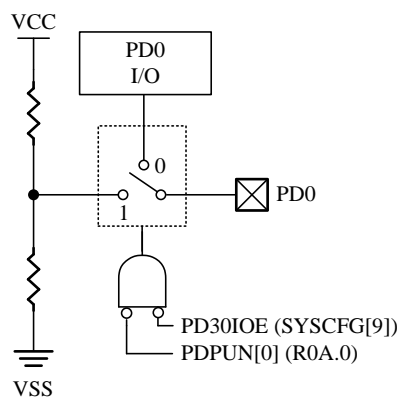


4.2 PA3-6, PB0-1, PD0-7

这些引脚与 PA0-2 几乎相同，只是它们不支持伪开漏模式。它们可以用于纯开漏模式。



PD0-PD3 引脚架构如下，更多控制参见“3.8 1/2 偏置 VCC / 2 电压发生器



◇ 范例: I/O 模式选择

```
MOVLW    FFH
MOVWF    PDD
MOVLW    00H
MOVWR    PDPUN ; 设置 PD 端口上拉使能
MOVLW    00H
MOVWR    PDE    ; 设置所有引脚作为施密特触发输入
```

◇ 范例: 设置 PA0-2 作为伪开漏模式

```
MOVLW    xxxxx000B
MOVWR    PAE    ; 将 PA2-PA0 设置为伪开漏模式

MOVLW    xxxxx000B
MOVWF    PAD    ; PA2~PA0 输出低电平
```

◇ 范例: 设置 PA0-2 作为 CMOS 推挽输出模式。

```
MOVLW    xxxxx111B
MOVWR    PAE    ; 将 PA2-PA0 设置为 CMOS 推挽输出模式
```

◇ 范例: 从输入口读取数据

```
MOVLW    FFH    ; “伪开漏”I/O 结构，端口必须先输出高电平
MOVWF    PDD    ; 读取引脚之前
MOVWF    PDD    ; 从端口 D 读取数据
```

◇ 范例: 将数据写入端口

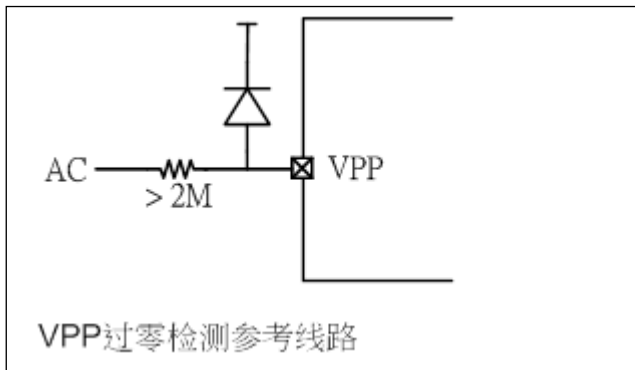
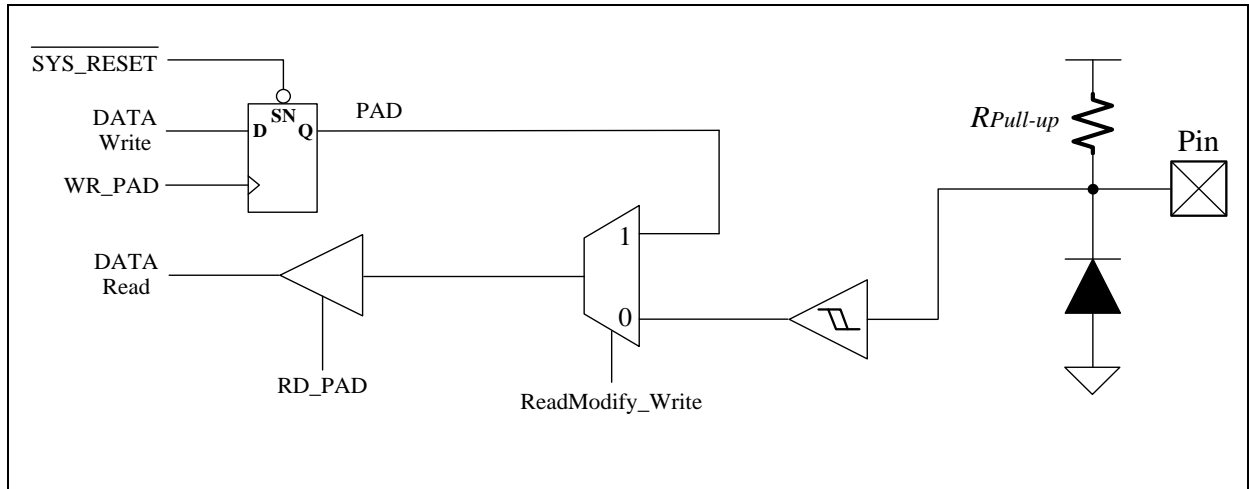
```
MOVLW    55H
MOVWF    PAD    ; 将数据 55H 写入端口 A
MOVWF    PBD    ; 将数据 55H 写入端口 B
```

◇ 范例: 将一位数据写入输出端口

```
BCF PAD,0
BCF PBD,1
BCF PDD,2    ; 将 PA0, PB1 和 PD2 设置为“0”
BSF PAD,3
BSF PBD,4
BSF PDD,7    ; 将 PA3, PB4 和 PD7 设置为“1”
```

4.3 PA7

PA7 只能用于施密特触发器输入模式。上拉电阻始终连接到该引脚。VPP/PA.7 内部没有高压钳位二极管,使用外部保护二极管及电阻可以实现过零检测应用”



◇范例: 从 PA7 读取状态

条件: SYSCFG [7] 设置为“0”。 (如果 SYSCFG [7] =“1”, 则 PA7 引脚为外部复位引脚功能。)

```

BTFSS    PAD,7
GOTO     LOOP_A      ; 如果 PA7=0.
GOTO     LOOP_B      ; 如果 PA7=1.
    
```


存储器功能图

F-Plane

名称	地址	R/W	复位值	描述
(F00) INDF				相关功能: RAM W/R
INDF	00.7~0	R/W	-	不是物理寄存器, 寻址 INDF 实际上指向其地址包含在 FSR 寄存器中的寄存器
(F01) TM0				相关功能: Timer0
TM0	01.7~0	R/W	0	Timer0 内容
(F02) PCL				相关功能: PROGRAM COUNT
PCL	02.7~0	R/W	0	程序计数器 LSB[7~0]
(F03) STATUS				相关功能: STATUS
GB0	03.7	R/W	0	通用位 0
GB1	03.6	R/W	0	通用位 1
RAMBK	03.5	R/W	0	RAM Bank 选择 (固定为 0)
TO	03.4	R	0	WDT 超时标志, 由 PW 复位值, 'SLEEP'或'CLRWDT'指令清除
PD	03.3	R	0	睡眠模式标志, 由'SLEEP'设置, 由'CLRWDT'指令清零
Z	03.2	R/W	0	零标志
DC	03.1	R/W	0	十进制进位
C	03.0	R/W	0	进位标志
(F04) FSR				相关功能: RAM W/R
GB2	04.7	R/W	0	通用位 2
FSR	04.6~0	R/W	-	文件选择寄存器, 间接地址模式指针
(F05) PAD				相关功能: Port A
PAD7	05.7	R	-	PA7 引脚状态
PAD	05.6~0	R	-	Port A 引脚或“数据寄存器”状态
		W	7F	Port A 输出数据寄存器
(F06) PBD				相关功能: Port B
PBD	06.1~0	R	-	Port B 引脚或“数据寄存器”状态
		W	3	Port B 输出数据寄存器
(F07) PDD				相关功能: Port D
PDD	07.7~0	R	-	Port D 引脚或“数据寄存器”状态
		W	FF	Port D 输出数据寄存器

名称	地址	R/W	复位值	描述
(F09) INTIF				相关功能:中断标志
	09.7			保留
T2IF	09.6	R	-	T2 中断事件挂起标志, 当 T2 溢出时由 H/W 设置
		W	0	写 0: 清除此标志; 写 1: 无动作
TM1IF	09.5	R	-	Timer1 中断事件挂起标志, 当 Timer1 溢出时由 H/W 设置
		W	0	写 0: 清除此标志; 写 1: 无动作
TM0IF	09.4	R	-	Timer0 中断事件挂起标志, 当 Timer0 溢出时由 H/W 设置
		W	0	写 0: 清除此标志; 写 1: 无动作
WKTIF	09.3	R	-	WKT 中断事件挂起标志, 当 WKT 超时由 W/W 设置
		W	0	写 0: 清除此标志; 写 1: 无动作
INT2IF	09.2	R	-	INT2 (PA7) 中断事件挂起标志, 当 INT2 引脚下降沿由 H/W 设置
		W	0	写 0: 清除此标志; 写 1: 无动作
INT1IF	09.1	R	-	INT1 (PA1) 中断事件挂起标志, 当 INT1 引脚上升/下降沿由 H/W 设置
		W	0	写 0: 清除此标志; 写 1: 无动作
INT0IF	09.0	R	-	INT0 (PA6) 中断事件挂起标志, 当 INT0 引脚下降沿由 H/W 设置
		W	0	写 0: 清除此标志; 写 1: 无动作
(F0A) TM1				相关功能: Timer1
TM1	0a.7~0	R/W	0	Timer1 内容
(F0B) CLKS				相关功能: CPUCLK (Fsys)
	0b.7		0	保留
SIRCKS	0b.6~5	R/W	3	SIRC 时钟选择 0:120KHz 1:30KHz 2:7.5KHz 3:1.875KHz
FASTSTP	0b.4	R/W	0	快时钟控制 0:使能 1:禁止
CPUCKS	0b.3	R/W	0/1	系统时钟 (Fsys)选择, 复位值取决于 SYSCFG[5]. 0: 快时钟 1: 慢时钟 如果 MODE3V(SYSCFG[5]=1)则复位值为 1, 否则复位值为 0
SLOWEN	0b.2	R/W	1	如果 CPUCKS = 1, 则 SLOWEN 位无效, 慢速时钟保持振荡 如果 CPUCKS = 0, 则设置 1 使能慢时钟振荡, 清除 0 停止慢时钟振荡 在进入 STOP 模式之前, 设置 SLOWEN = 0 以节省电量。
	0b.1~0		0	保留
(F0C) PWM0DH				相关功能: PWM0
PWM0DH	0c.7~0	R/W	0	PWM0 占空比 8 位 MSB
(F0D) PWM0DL				相关功能: PWM0
PWM0DL	0d.7~6	R/W	0	PWM0 占空比 2 位 LSB
	0d.5~0			保留

名称	地址	R/W	复位值	描述
(F0E) PWM1DH				相关功能: PWM1
PWM1DH	0e.7~0	R/W	0	PWM1 占空比 8 位 MSB
(F0F) MF0F				相关功能: PWM1 / Table Read
PWM1DL	0f.7~6	R/W	0	PWM1 占空比 2 位 LSB
	0f.5~3			保留
DPH	0f.2~0	R/W	0	读表高地址, 数据 ROM 指标(DPTR)高字节
(F10) ADCH				相关功能: ADC
ADCH	10.7~0	R	-	ADC 输出数据 MSB, ADQ [11:4]
(F11) ADCTL				相关功能: ADC
ADCL	11.7~4	R	-	ADC 输出数据 LSB, ADQ [3:0]
ADST	11.3	R/W	0	ADC 起始位。0: 转换结束后 H / W 清零 1: ADC 启动转换
ADCHS	11.2~0	R/W	0	ADC 通道选择 bit2~bit0 {ADCHS3(F12.7), ADCHS} = 0000: ADC0 (PA6) 0100: ADC4 (PD7) 1000: ADC8 (PA0) 0001: ADC1 (PA1) 0101: ADC5 (PA5) 1001: ADC9 (PD5) 0010: ADC2 (PA2) 0110: ADC6 (PD6) 1010: ADC10 (PD4) 0011: ADC3 (PB1) 0111: ADC7 (PB0) 1011: VBG 1.25V
(F12) MF12				相关功能: ADC/T2/TM1/TM0
ADCHS3	12.7	R/W	0	ADC 通道选择 bit3
	12.6~3			保留
T2CLR	12.2	R/W	1	T2 计数器清除, 0: 释放 1: 清除并保持
TM1STP	12.1	R/W	0	Timer1 计数器停止, 0: 释放 1: 停止计数
TM0STP	12.0	R/W	0	Timer0 计数器停止, 0: 释放 1: 停止计数
(F13) DPL				相关功能: Table Read
DPL	13.7~0	R/W	0	读表低地址, 数据 ROM 指针 (DPTR) 低字节
(F1C) NRSTEN				相关功能: 自然复位
NRSTEN	1c.1~0	R/W	01	自然复位开关. 01: 禁止 other: 使能 自然复位(Natural reset) 被用来在极端工作电压或温度下, 保护 ROM 不至于跑飞。当进入 IDLE/STOP 模式时, 此功能会自动关闭。
(F1D) MF1D				相关功能: ADC
	1d.5	R/W	1	保留。此比特必须固定为 1。
	1d.4	R/W	1	保留。此比特必须固定为 1。
	1d.3	R/W	0	保留。此比特必须固定为 0。
ADCVREFS	1d.2	R/W	0	ADC 参考电压(reference voltage)选择: 0:VCC 1:VBG 2.60V *在使用“SLEEP”指令前, 将 ADCVREFS 设定成 0 以降低功耗。
(F1F) IRCF				相关功能: Trim FIRC
IRCF	1f.6~0	R	-	可读取当前 FIRC TRIM 值
User Data Memory				
SRAM	20~27	R/W	-	RAM 公共区域 (8 字节)
	28~7F	R/W	-	RAM BANK0 区域 (RAMBK = 0,88 字节)

R-Plane

名称	地址	R/W	复位值	描述
(R02) TM0CTL				相关功能: TCOUT/TM0
TCOPSC	02.7~6	W	0	TCOUT 预分频器 0:Fsys/2 1:Fsys/4 2:Fsys/8 3:Fsys/16
TM0EDG	02.5	W	0	Timer0 预分频器为 TM0CKI (PA2) 引脚计数边沿 0: 上升沿 1: 下降沿
TM0CKS	02.4	W	0	Timer0 预分频器时钟源 0: 指令周期(Fsys/2) 1: TM0CKI (PA2) 引脚
TM0PSC	02.3~0	W	0	Timer0 预分频器。Timer0 预分频器时钟源除以 0000: Fsys/2 0101: Fsys/64 0001: Fsys/4 0110: Fsys/128 0010: Fsys/8 0111: Fsys/256 0011: Fsys/16 1xxx: Fsys/512 0100: Fsys/32
(R03) PWRDN				相关功能: Power Down
PWRDN	03	W	-	写入此寄存器将进入 STOP/IDLE 模式 (即'SLEEP'指令)
(R04) WDTCLR				相关功能: WDT
WDTCLR	04	W	-	写这个寄存器来清除 WDT 定时器 (即'CLRWDT'指令)
(R05) PAE				相关功能: Port A
PAE	05.6~3	W	0	每个位控制其相应的引脚, 如果该位是: 0: 引脚为开漏输出或施密特触发输入 1: 引脚为 CMOS 推挽输出
	05.2~0	W	0	每个位控制其相应的引脚, 如果该位是: 0: 引脚为伪开漏输出或施密特触发输入 1: 引脚为 CMOS 推挽输出
(R06) PBE				相关功能: Port B
PBE	06.1~0	W	0	每个位控制其相应的引脚, 如果该位是: 0: 引脚为开漏输出或施密特触发输入 1: 引脚为 CMOS 推挽输出
(R07) PDE				相关功能: Port D
PDE	07.7~0	W	0	每个位控制其相应的引脚, 当 PD30IOE = 1 时, 如果该位是: 0: 引脚为开漏输出或施密特触发输入 1: 引脚为 CMOS 推挽输出 当 PD30IOE = 0 时, PDE [3:0]无效。
(R08) PAPUN				相关功能: Port A
PAPUN	08.6~0	W	7F	每个位控制其相应的引脚, 如果该位是: 0: 引脚上拉电阻使能, 除了 a. 引脚输出数据寄存器(PAD)为 0 b. 引脚设置为 CMOS 拉挽模式(PAE=1) c. 引脚用于 PWM 输出 1: 引脚上拉电阻被禁用
(R09) PBPUN				相关功能: Port B
PBPUN	09.1~0	W	3	每个位控制其相应的引脚, 如果该位是: 0: 引脚上拉电阻使能, 除了 a. 引脚输出数据寄存器(PBD)为 0 b. 引脚设置为 CMOS 拉挽模式(PBE=1) c. 引脚用于 PWM 输出 1: 引脚上拉电阻被禁用

名称	地址	R/W	复位值	描述
(R0A) PDPUN				相关功能: Port D
PDPUN	0a.7~0	W	FF	每个位控制其相应的引脚,当 PD30IOE = 1 时, 如果该位是: 0: 引脚上拉电阻使能, 除了 a. 引脚的输出数据寄存器 (PDD) 为 0 b. 引脚设置为 CMOS 推挽模式 (PDE = 1) c. 引脚用于 TM1OUT / TCOUT 输出 1: 引脚上拉电阻被禁用 当 PD30IOE = 0 时, 每个 PDPUN [3: 0]对应的位是 0: 引脚可以输出 VCC / 2 1: 引脚可以输出 VCC 或 VSS, 取决于 PDD 值
(R0B) MR0B				相关功能: PWM0/PWM1/INT1/TCOUT/TM1/WKT
	0b.7			保留
PWM0OE	0b.6	W	0	使能 PWM0 输出至 PA0 引脚
PWM1OE	0b.5	W	0	使能 PWM1 输出到 PB0 引脚
INT1EDG	0b.4	W	0	INT1 引脚 (PA1) 边沿中断事件 0: 下降沿触发 1: 上升沿触发
TCOE	0b.3	W	0	0:不启用后预分频器指令周期(Fsys/2)输出 1:启用后将预分频器指令周期(Fsys/2)输出到 PD6 引脚(TCOUT)
TM1OE	0b.2	W	0	使能 Timer1 溢出切换输出至 PD0 引脚 (TM1OUT)
WKTpsc	0b.1~0	W	3	WKT 周期 00: 17 ms 01: 34 ms 10: 68 ms 11: 136 ms @VCC=4V
(R0C) MR0C				相关功能: ADC/TM1
	0c.7			保留
ADCKS	0c.6~4	W	0	ADC 时钟频率选择 000: Fsys/256 100: Fsys/16 001: Fsys/128 101: Fsys/8 010: Fsys/64 110: Fsys/4 011: Fsys/32 111: Fsys/2
TM1PSC	0c.3~0	W	0	Timer1 预分频器. Timer1 时钟源除以 0000: Fsys/2 0101: Fsys/64 0001: Fsys/4 0110: Fsys/128 0010: Fsys/8 0111: Fsys/256 0011: Fsys/16 1xxx: Fsys/512 0100: Fsys/32
(R0D) TM1RLD				相关功能: TM1
TM1RLD	0d.7~0	W	0	Timer1 溢出时重新加载偏移值
(R0E) INTIE				相关功能:中断使能
	0e.7			保留
T2IE	0e.6	W	0	T2 中断使能, 1=使能, 0=禁止
TM1IE	0e.5	W	0	Timer1 中断使能, 1=使能, 0=禁止
TM0IE	0e.4	W	0	Timer0 中断使能, 1=使能, 0=禁止
WKTIE	0e.3	W	0	唤醒定时器中断使能, 1=使能, 0=禁止 设置 0 可以清除和禁止 WKT 定时器
INT2IE	0e.2	W	0	INT2 引脚(PA7)中断使能, 1=使能, 0=禁止
INT1IE	0e.1	W	0	INT1 引脚(PA1)中断使能, 1=使能, 0=禁止
INT0IE	0e.0	W	0	INT0 引脚(PA6)中断使能, 1=使能, 0=禁止

名称	地址	R/W	复位值	描述
(R0F) TEST				
TSTREG	0f.7~0	W	0	测试模式寄存器，用户不写。
(R11) MR11 相关功能: EFT/PWM0/PWM1				
	11.7	W	0	保留,保持写 0
VCCFLT	11.6	W	0	启用 EFT 增强操作模式, 1=使能, 0=禁止
PWMDIS	11.5	W	0	PWM0 / PWM1 时钟禁止 (PWMDIS = 1) 或使能 (PWMDIS = 0)
	11.4~3			保留
PWMCKS	11.2	W	0	PWM0 / PWM1 时钟源, F_{PWM} 0: 快时钟 1: 快时钟预置 (Fast-clock-pre)
PWM0PSC	11.1~0	W	0	PWM0 预分频器, PWM0 时钟源除以 00: F_{PWM} 01: $F_{PWM}/2$ 10: $F_{PWM}/4$ 11: $F_{PWM}/64$
(R12) ADPIE 相关功能: ADC				
ADPIE	12.7	W	1	每个位控制其相应的端口 I/O 使能引脚, 如果该位是: 0: 使能 ADC7 通道输入 1: 使能 PB0 I/O 数字输入
	12.6	W	1	0: 使能 ADC6 通道输入 1: 使能 PD6 I/O 数字输入
	12.5	W	1	0: 使能 ADC5 通道输入 1: 使能 PA5 I/O 数字输入
	12.4	W	1	0: 使能 ADC4 通道输入 1: 使能 PD7 I/O 数字输入
	12.3	W	1	0: 使能 ADC3 通道输入 1: 使能 PB1 I/O 数字输入
	12.2	W	1	0: 使能 ADC2 通道输入 1: 使能 PA2 I/O 数字输入
	12.1	W	1	0: 使能 ADC1 通道输入 1: 使能 PA1 I/O 数字输入
	12.0	W	1	0: 使能 ADC0 通道输入 1: 使能 PA6 I/O 数字输入
(R13) ADPIE8 相关功能: ADC				
ADPIE8	13.7			保留位
	13.6	W	1	0: 使能 PD0 I/O 非数字输入 1: 使能 PD0 I/O 数字输入
	13.5	W	1	0: 使能 PD1 I/O 非数字输入 1: 使能 PD1 I/O 数字输入
	13.4	W	1	0: 使能 PD2 I/O 非数字输入 1: 使能 PD2 I/O 数字输入
	13.3	W	1	0: 使能 PD3 I/O 非数字输入 1: 使能 PD3 I/O 数字输入
	13.2	W	1	0: 使能 ADC10 输入 1: 使能 PD4 I/O 数字输入
	13.1	W	1	0: 使能 ADC9 输入 1: 使能 PD5 I/O 数字输入
	13.0	W	1	0: 使能 ADC8 输入 1: 使能 PA0 I/O 数字输入
(R14) PMW0PRD 相关功能: PWM0				
PWM0PRD	14.7~0	W	FF	PWM0 周期
(R15) MR15 相关功能: WDT/T2/CPUCLK				
WDTPSC	15.7~6	W	1	WDT 周期 00: 137 ms 01: 274 ms 10: 1096 ms 11: 2192 ms
WDTSTP	15.5	W	0	在 IDLE / STOP 模式下 WDT 禁止, 如果 WDTE = 0, 则该位无效 1: 清除并停止计数 0: 始终计数
T2CKS	15.4	W	0	“T2 时钟源”选择. 1: $F_{sys}/128$ 0: 慢时钟
FCLKDIV	15.3~2	W	1	快时钟分频器, 快时钟是 00: Fast-clock-pre/8 01: Fast-clock-pre/3 10: Fast-clock-pre/2 11: Fast-clock-pre
T2PSC	15.1~0	W	0	T2 分频器. “T2 时钟源”除以 00: 32768 01: 16384 10: 8192 11: 128
(R16) LVR20OFF Function related to: LVR2.0V				
LVR20OFF	16.7~0	W	-	写入 0x37 于此寄存器 可以强制关闭 LVR2.0V

指令系统

每个指令都是由一个 14 位字节组成，并且被分开成一个 OPCODE。它详细的阐述了指令类型，一个或更多的能进一步详解指令运行的操作数，指令在下面的表格中被分类为字节向导，位向导和文字操作列表。

对字节指令来说，“f”或“r”代表指示地址，“d”代表指示目的单元格。地址指示被用来指定程序存储器的哪位地址被指令在使用。目的单元格指示出操作结果被放置的位置。如果“d”是 0，结果被放在 W 寄存器，否则结果被放在指令指示的地址中。

对位指示指令来说，“b”代表位指示，它用来选择受操作影响的位，而“f”代表地址指示时。对于文字操作，“k”代表文字或者常量。

简记符号	描述
f	F-Plane寄存器文件地址
r	R-Plane寄存器文件地址
b	位地址
k	立即数：常数或标号
d	目的选择项： 0：工作寄存器 1：F-Plane寄存器或RAM
TO	工作寄存器
PD	零标志
W	进位标志
Z	十进制进位标志
C	程序计数器
DC	堆栈顶
PC	总中断使能标志 (i-Flag)
TOS	选项字段
GIE	内容
[]	比特项
()	之前
.	之后
B	赋值方向
A	位地址
←	立即数：常数或标号

助记符		操作码	周期	影响标志	描述
字节操作指令					
ADDWF	f,d	00 0111 dfff ffff	1	C, DC, Z	W 和"f"相加
ANDWF	f,d	00 0101 dfff ffff	1	Z	W 和"f"相与
CLRF	f	00 0001 1fff ffff	1	Z	"f"清零
CLRWF		00 0001 0100 0000	1	Z	W 清零
COMF	f,d	00 1001 dfff ffff	1	Z	"f"反取
DECF	f,d	00 0011 dfff ffff	1	Z	"f"减一
DECFSZ	f,d	00 1011 dfff ffff	1 or 2	-	"f"减一, 结果为 0 就间跳
INCF	f,d	00 1010 dfff ffff	1	Z	"f"加一
INCFSZ	f,d	00 1111 dfff ffff	1 or 2	-	"f"加一, 结果为 0 就间跳
IORWF	f,d	00 0100 dfff ffff	1	Z	W 和"f"相或
MOVWF	f	00 1000 0fff ffff	1	-	W ← "f"
MOVWF	f	00 0000 1fff ffff	1	-	"f" ← W
MOVWR	r	00 0000 00rr rrrr	1	-	"r" ← W
RLF	f,d	00 1101 dfff ffff	1	C	"f"带进位左移
RRF	f,d	00 1100 dfff ffff	1	C	"f"带进位右移
SUBWF	f,d	00 0010 dfff ffff	1	C, DC, Z	"f" - W
SWAPF	f,d	00 1110 dfff ffff	1	-	"f"的高低半字节互换
TESTZ	f	00 1000 1fff ffff	1	Z	测试"f"是否为 0
XORWF	f,d	00 0110 dfff ffff	1	Z	W 和"f"相异或
位操作指令					
BCF	f,b	01 000b bbff ffff	1	-	"f"的"b"位清零
BSF	f,b	01 001b bbff ffff	1	-	"f"的"b"位置 1
BTFSC	f,b	01 010b bbff ffff	1 or 2	-	"f"的"b"位为 0 间跳
BTFSS	f,b	01 011b bbff ffff	1 or 2	-	"f"的"b"位为 1 间跳
立即操作数指令和控制指令					
ADDLW	k	01 1100 kkkk kkkk	1	C, DC, Z	立即数 k 加 W
ANDLW	k	01 1011 kkkk kkkk	1	Z	立即数 k 和 W 相与
CALL	k	10 kkkk kkkk kkkk	2	-	调用子程序, 地址(标号)为 k
CLRWDI		00 0000 0000 0100	1	TO, PD	看门狗清零
GOTO	k	11 kkkk kkkk kkkk	2	-	跳转指令, 目的地址 (标号)为 k
IORLW	k	01 1010 kkkk kkkk	1	Z	立即数 k 和 W 相或
MOVLW	k	01 1001 kkkk kkkk	1	-	立即数 k → W
NOP		00 0000 0000 0000	1	-	空指令
RET		00 0000 0100 0000	2	-	从子程序返回
RETI		00 0000 0110 0000	2	-	从中断返回
RETLW	k	01 1000 kkkk kkkk	2	-	带立即数 k 返回, 返回值在 W 中
TABRL		00 0000 0101 0000	2	-	进入睡眠模式, 时钟振荡停止
TABRH		00 0000 0101 1000	2	-	查询 ROM 低数据给 W
SLEEP		00 0000 0000 0011	1	TO, PD	查询 ROM 高数据给 W
XORLW	k	01 1111 kkkk kkkk	1	Z	立即数 k 和 W 相异或

ADDLW 立即数"K"和 W相加

语法	ADDLW k	
操作数	k : 00h ~ FFh	
运行	$(W) \leftarrow (W) + k$	
影响的状态位	C, DC, Z	
OP-Code	01 1100 kkkk kkkk	
描述	W寄存器中的内容和8位“K”值相加，结果放在W寄存器中。	
周期	1	
范例	ADDLW 0x15	B : W = 0x10 A : W = 0x25

ADDWF W 和"f"相加

语法	ADDWF f [,d]	
操作数	f : 00h ~ 7Fh, d : 0, 1	
运行	$(\text{目标寄存器}) \leftarrow (W) + (f)$	
影响的状态位	C, DC, Z	
OP-Code	00 0111 dfff ffff	
描述	W寄存器的内容和“f”相加。结果放在目标寄存器中。如“d”为0,结果放W中,如“d”为1,结果放F中。	
周期	1	
范例	ADDWF FSR, 0	B : W = 0x17, FSR = 0xC2 A : W = 0xD9, FSR = 0xC2

ANDLW "k"和 W 相与

语法	ANDLW k	
操作数	k : 00h ~ FFh	
运行	$(W) \leftarrow (W) \text{ 'AND' } (k)$	
影响的状态位	Z	
OP-Code	00 1011 kkkk kkkk	
描述	W值和“K”值做AND运算，结果放在W寄存器中。	
周期	1	
范例	ANDLW 0x5F	B : W = 0xA3 A : W = 0x03

ANDWF W 和"f"相与

语法	ANDWF f [,d]	
操作数	f : 00h ~ 7Fh d : 0, 1	
运行	$(\text{目标寄存器}) \leftarrow (W) \text{ 'AND' } (f)$	
影响的状态位	Z	
OP-Code	00 0101 dfff ffff	
描述	W寄存器和F寄存器的值做AND运算。结果放在目标寄存器中。如“d”为0,结果放W中,如“d”为1,结果放F中。	
周期	1	
范例	ANDWF FSR, 1	B : W = 0x17, FSR = 0xC2 A : W = 0x17, FSR = 0x02

BCF	"f"的"b"位清零
语法	BCF f [,b]
操作数	f : 00h ~ 3Fh b : 0 ~ 7
运行	(f.b) ← 0
影响的状态位	-
OP-Code	01 000b bbff ffff
描述	寄存器 'f' 的 'b' 位被清零。
周期	1
范例	BCF FLAG_REG, 7 B : FLAG_REG = 0xC7 A : FLAG_REG = 0x47
BSF	"f"的"b"位置 1
语法	BSF f [,b]
操作数	f : 00h ~ 3Fh b : 0 ~ 7
运行	(f.b) ← 1
影响的状态位	-
OP-Code	01 001b bbff ffff
描述	寄存器 'f' 的 'b' 位被置1。
周期	1
范例	BSF FLAG_REG, 7 B : FLAG_REG = 0x0A A : FLAG_REG = 0x8A
BTFSC	"f"的"b"位为 0 则跳转
语法	BTFSC f [,b]
操作数	f : 00h ~ 3Fh b : 0 ~ 7
运行	若 (f.b) = 0 跳转到下一条指令
影响的状态位	-
OP-Code	01 010b bbff ffff
描述	若寄存器f的位b是1，下一条指令被执行。否则下一条指令被放弃，一个NOP指令被执行，使这条指令要两个指令周期。
周期	1 or 2
范例	LABEL1 BTFSC FLAG, 1 B : PC = LABEL1 TRUE GOTO SUB1 A : if FLAG.1 = 0, PC = FALSE FALSE ... if FLAG.1 = 1, PC = TRUE
BTFSS	"f"的"b"位为 1 则跳转
语法	BTFSS f [,b]
操作数	f : 00h ~ 3Fh b : 0 ~ 7
运行	Skip next instruction if (f.b) = 1
影响的状态位	-
OP-Code	01 011b bbff ffff
描述	若寄存器F的b位是0，下一条指令被执行。否则下一条指令被放弃，一个NOP指令被执行，使这条指令要两个指令周期。
周期	
范例	LABEL1 BTFSS FLAG, 1 B : PC = LABEL1 TRUE GOTO SUB1 A : if FLAG.1 = 0, PC = TRUE FALSE ... if FLAG.1 = 1, PC = FALSE

CALL 调用子程序"K"

语法	CALL k
操作数	K : 00h ~ FFFh
运行	运算: $TOS \leftarrow (PC)+1, PC.10\sim 0 \leftarrow k$
影响的状态位	-
OP-Code	10 kkkk kkkk kkkk
描述	调用子程序。首先返回的地址，(PC+1)被压入堆栈的最高位置。12位的k值会立刻装入PC<10:0>的位置中。CALL是双周期指令。
周期	2
范例	LABEL1 CALL SUB1 B : PC = LABEL1 A : PC = SUB1, TOS = LABEL1+1

CLRF 清除"f"

语法	CLRF f
操作数	f : 00h ~ 7Fh
运行	$(f) \leftarrow 00h, Z \leftarrow 1$
影响的状态位	Z
OP-Code	00 0001 1fff ffff
描述	寄存器f被清零，Z标志被置1。
周期	1
范例	CLRF FLAG_REG B : FLAG_REG = 0x5A A : FLAG_REG = 0x00, Z = 1

CLRW 清除 W

语法	CLRW
操作数	-
运行	$(W) \leftarrow 00h, Z \leftarrow 1$
影响的状态位	Z
OP-Code	00 0001 0100 0000
描述	寄存器W被清零，Z标志被置1。
周期	1
范例	CLRW B : W = 0x5A A : W = 0x00, Z = 1

CLRWDT 清除看门狗定时器

语法	CLRWDT
操作数	-
运行	WDT Timer $\leftarrow 00h$
影响的状态位	TO, PD
OP-Code	01 1110 0000 0100
描述	CLRWDT 指令会清零看门狗定时器。
周期	1
范例	CLRWDT B : WDT counter =? A : WDT counter =0x00

COMF	"f"取反
语法	COMF f [,d]
操作数	f : 00h ~ 7Fh, d : 0, 1
运行	(目标寄存器) \leftarrow (\bar{f})
影响的状态位	Z
OP-Code	00 1001 dfff ffff
描述	寄存器f的值做补码运算后, 运算结果放在目标寄存器中。如"d"为0,结果放W中,如"d"为1,结果放F中。
周期	1
范例	COMF REG1,0 B : REG1 = 0x13 A : REG1 = 0x13, W = 0xEC
DECF	"f"递减 1
语法	DECF f [,d]
操作数	f : 00h ~ 7Fh, d : 0, 1
运行	(目标寄存器) \leftarrow (f) - 1
影响的状态位	Z
OP-Code	00 0011 dfff ffff
描述	寄存器f的值递减1。如"d"为0,结果放W中,如"d"为1,结果放F中。
周期	1
范例	DECF CNT, 1 B : CNT = 0x01, Z = 0 A : CNT = 0x00, Z = 1
DECFSZ	"f"递减 1, 结果为 0 则跳转
语法	DECFSZ f [,d]
操作数	f : 00h ~ 7Fh, d : 0, 1
运行	(目标寄存器) \leftarrow (f) - 1, 若结果为0, 则跳过下一条指令。
影响的状态位	-
OP-Code	00 1011 dfff ffff
描述	寄存器f的值递减1。若'd'为0, 结果放在W寄存器中。若'd'为1, 结果放回寄存器'f'。若结果为1, 下一条指令就会继续执行。若结果是0, 一个NOP指令取代执行, 此时会需要两个指令周期的时间。
周期	1 或 2
范例	LABEL1 DECFSZ CNT, 1 B : PC = LABEL1 GOTO LOOP A : CNT = CNT - 1 CONTINUE if CNT=0, PC = CONTINUE if CNT \neq 0, PC = LABEL1+1
GOTO	无条件跳转
语法	GOTO k
操作数	k : 00h ~ FFFh
运行	PC.9~0 \leftarrow k
影响的状态位	-
OP-Code	11 kkkk kkkk kkkk
描述	GOTO是无条件转移指令。10个位的k值会立即被放在PC<9:0>的位置中。GOTO指令占用两个指令周期。
周期	2
范例	LABEL1 GOTO SUB1 B : PC = LABEL1 A : PC = SUB1

MOVFW 将 'f' 内容送 W

语法	MOVFW f	
操作数	f : 00h ~ 7Fh	
运行	(W) ← (f)	
影响的状态位	-	
OP-Code	00 1000 0fff ffff	
描述	把f寄存器中的值移到W寄存器中。	
周期	1	
范例	MOVFW FSR, 0	B : W = ? A : W ← f

MOVLW 将立即数送 W

语法	MOVLW k	
操作数	k : 00h ~ FFh	
运行	(W) ← k	
影响的状态位	-	
OP-Code	01 1001 kkkk kkkk	
描述	K值装进W寄存器中。忽略之位将视为0。	
周期	1	
范例	MOVLW 0x5A	B : W = ? A : W = 0x5A

MOVWF 将 W 内容送 'f'

语法	MOVWF f	
操作数	F : 00h ~ 7Fh	
运行	(f) ← (W)	
影响的状态位	-	
OP-Code	00 0000 1fff ffff	
描述	W寄存器值移到f寄存器中。	
周期	1	
范例	MOVWF REG1	B : REG1 = 0xFF, W = 0x4F A : REG1 = 0x4F, W = 0x4F

MOVWR 将 W 内容送 'r'

语法	MOVWR r	
操作数	r : 00h ~ 3Fh	
运行	(r) ← (W)	
影响的状态位	-	
OP-Code	01 1110 00rr rrrr	
描述	W寄存器值移到 r寄存器。	
周期	1	
范例	MOVWR REG1	B : REG1 = 0xFF, W = 0x4F A : REG1 = 0x4F, W = 0x4F

NOP	空操作
语法	NOP
操作数	-
运行	空操作
影响的状态位	-
OP-Code	00 0000 0000 0000
描述	空操作
周期	1
范例	NOP

RET	从子程序返回
语法	RET
操作数	-
运行	PC ← TOS
影响的状态位	-
OP-Code	00 0000 0100 0000
描述	从子程序中返回。堆栈顶端的值会被弹出放在PC。这是两个周期的指令
周期	2
范例	RETURN A : PC = TOS

RETI	从中断返回
语法	RETI
操作数	-
运行	PC ← TOS, GIE ← 1
影响的状态位	-
OP-Code	00 0000 0110 0000
描述	从中断中返回。堆栈顶端的值会被弹出放在PC。这是两个周期的指令
周期	2
范例	RETFIE A : PC = TOS, GIE = 1

RETLW	W 带立即数返回
语法	RETLW k
操作数	k : 00h ~ FFh
运行	PC ← TOS, (W) ← k
影响的状态位	-
OP-Code	01 1000 kkkk kkkk
描述	W寄存器装进“K”值。堆栈顶弹出的值放入PC中。此为两个周期的指令。
周期	2
范例	CALL TABLE B : W = 0x07 : A : W = k8的值 TABLE ADDWF PCL,1 RETLW k1 RETLW k2 : RETLW kn

TABRL 将 DPTR 低字节返回到 W

语法	TABRL	
操作数	-	
运行	$(W) \leftarrow \text{ROM}[\text{DPTR}]$ 低字节内容, 其中 $\text{DPTR} = \{\text{DPH}[\text{max}:8], \text{FSR}[7:0]\}$	
影响的状态位	-	
OP-Code	00 0000 0101 0000	
描述	W寄存器装载了 ROM[DPTR]的低字节. 这是一个双周期指令.	
周期	2	
范例	<pre> MOVLW (TAB1&0xFF) MOVWF FSR ;其中 FSR 是 F-Plane 寄存器 MOVLW (TBA1>>8)&0xFF MOVWF DPH ;其中 DPH 是 F-Plane寄存器 TABRL TABRH ;W =0x89 ;W =0x37 ORG 0234H TAB1: DT 0x3789, 0x2277 ;ROM data 14 bits </pre>	

TABRH 将 DPTR 低字节返回到 W

语法	TABRH	
操作数	-	
运算	$(W) \leftarrow \text{ROM}[\text{DPTR}]$ 高字节内容, 其中 $\text{DPTR} = \{\text{DPH}[\text{max}: 8], \text{DPL}[7: 0]\}$	
影响的状态位	-	
OP-Code	00 0000 0101 1000	
描述	W寄存器由高字节ROM[DPTR]载入。这是两个周期的指令。	
周期	2	

RLF 带进位循环左移''f''

语法	RLF f [,d]	
操作数	f : 00h ~ 7Fh, d : 0, 1	
运算		
影响的状态位	C	
OP-Code	00 1101 dfff ffff	
描述	C位放在'f'值的MSB之前当做位9, 然后每个位项左边移动, C位则移到位0, 操作结果存于目标寄存器中。	
周期	1	
范例	<pre> RLF REG1, 0 B : REG1 = 1110 0110, C = 0 A : REG1 = 1110 0110 W = 1100 1100, C = 1 </pre>	

SWAPF	"f"高低 4 位内容互换
范例	SWAPF f [,d]
操作数	f : 00h ~ 7Fh, d : 0, 1
运行	(目标寄存器,7~4) ← (f.3~0), (目标寄存器.3~0) ← (f.7~4)
影响的状态位	-
OP-Code	00 1110 dfff ffff
描述	寄存器f的高低半位值互换。如"d"为0,结果放W中,如"d"为1,结果放F中。
周期	1
范例	SWAPF REG1, 0 B : REG1 = 0xA5 A : REG1 = 0xA5, W = 0x5A
TESTZ	检测"f"是否为 0
语法	TESTZ f
操作数	f : 00h ~ 7Fh
运行	如果 (f) 为0, 则设置Z标志
影响的状态位	Z
OP-Code	00 1000 1fff ffff
描述	如果寄存器f的内容是0, 零标志被设置为1。
周期	1
范例	TESTZ REG1 B : REG1 = 0, Z = ? A : REG1 = 0, Z = 1
XORLW	W 和立即数逻辑异或
范例	XORLW k
操作数	k : 00h ~ FFh
运行	(W) ← (W) XOR k
影响的状态位	Z
OP-Code	01 1111 kkkk kkkk
描述	'K'的值和W寄存器的值做XOR运算。运算结果放进W寄存器中。
周期	1
范例	XORLW 0xAF B : W = 0xB5 A : W = 0x1A
XORWF	W 和 F 逻辑异或
范例	XORWF f [,d]
操作数	f : 00h ~ 7Fh, d : 0, 1
运行	(目标寄存器) ← (W) XOR (f)
影响的状态位	Z
OP-Code	00 0110 dfff ffff
描述	f寄存器的值和W寄存器的值做XOR运算。如"d"为0,结果放W中,如"d"为1,结果放F中。
周期	1
范例	XORWF REG 1 B : REG = 0xAF, W = 0xB5 A : REG = 0x1A, W = 0xB5

电气特性

1. 绝对最大额定值 ($T_A=25^{\circ}\text{C}$)

参数	范围	单位
电源电压	$V_{SS}-0.3$ 到 $V_{SS}+6.5$	V
工作电压	LVR 到 $V_{SS}+5.5$	
输入电压	$V_{SS}-0.3$ 到 $V_{CC}+0.3$	
输出电压	$V_{SS}-0.3$ 到 $V_{CC}+0.3$	
所有引脚的输出拉电流	-80	mA
所有引脚的输出灌电流	+150	
工作温度	-40 to +105	$^{\circ}\text{C}$
储存温度	-65 to +150	

2. DC 特性 ($T_A=25^\circ\text{C}$)

参数	符号	条件		最小	典型	最大	单位
输入高电平	V_{IH}	所有输入 除了 PA7	$V_{CC}=3\sim 5V$	0.6VCC		VCC	V
		PA7	$V_{CC}=3\sim 5V$	0.7VCC		VCC	V
输入低电平	V_{IL}	所有输入 除了 PA7	$V_{CC}=3\sim 5V$	V_{SS}		0.2VCC	V
		PA7	$V_{CC}=3\sim 5V$	V_{SS}		0.2VCC	V
输出拉电流	I_{OH}	所有输出	$V_{CC}=5V, V_{OH}=4.5V$		10		mA
			$V_{CC}=3V, V_{OH}=2.7V$		4		
输出灌电流	I_{OL}	所有输出	$V_{CC}=5V, V_{OL}=0.5V$		40		mA
			$V_{CC}=3V, V_{OL}=0.3V$		18		
输入漏电流 (高输入)	I_{ILH}	所有输入	$V_{IN}=V_{CC}$	-	-	1	μA
输入漏电流 (低输入)	I_{ILL}	所有输入	$V_{IN}=0V$	-	-	-1	μA
上拉电阻	R_{UP}	VIN=0 V 端口 A/B/D	$V_{CC}=5.0V$		32		K Ω
			$V_{CC}=3.0V$		55		
		VIN=0 V PA7	$V_{CC}=5.0V$		165		
			$V_{CC}=3.0V$		165		

参数	符号	模式	条件	V_{CC}	最小	典型	最大	单位
*电源电流 (空载)	I_{CC}	FAST	FIRC12MHz,	5V	-	4.3	-	mA
				3V	-	2.7	-	
			FIRC6MHz,	5V	-	3.6	-	
				3V	-	2.3	-	
			FIRC4MHz	5V	-	3.3	-	
				3V	-	2.1	-	
		SLOW	SIRC120KHz	5V	-	2	-	
				3V	-	1.4	-	
		IDLE (WKTPSC=3)	LVR2.3V LVR2.9V	5V	-	75	-	uA
				3V		45		
			LVR2.0V	5V		35		
				3V		15		
			All LVR disable	5V		22		
				3V		7		
		STOP	LVR2.0V	5V		14		
				3V		8		
All LVR disable	5V			0.1	1			
	3V			0.1	1			

*系统配置寄存器 SYSCFG[5] = 1 (MODE3V=1) 会强制关闭 LVR2.3/LVR2.9. 更多资讯詳見 Chapter 2.2.

* 存储器 R-plane register 16h = 0x37 会强制关闭 LVR2.0V. 更多资讯詳見 Chapter 2.2.

3. 时钟计时 ($T_A=25^\circ\text{C}$)

参数	符号	条件	最小	典型值	最大	单位
FIRC 时钟频率	F_{FIRC}	$V_{\text{CC}}=5\text{V}$	-	12.0	-	MHz
		$V_{\text{CC}}=3\text{V}$	-	11.9	-	
SIRC 时钟频率	F_{SIRC}	$V_{\text{CC}}=5\text{V}$	-	130	-	KHz
		$V_{\text{CC}}=3\text{V}$	-	120	-	

4. 复位定时特性 ($T_A=-40^\circ\text{C}$ 到 $+105^\circ\text{C}$)

参数	条件	最小	典型值	最大	单位
复位输入低脉宽	输入 $V_{\text{CC}}=5\text{V} \pm 10\%$	3	-	-	μs
WDT 时间	$V_{\text{CC}}=3\sim 5\text{V}$, WDT $\text{PSC}=11$	-30%	2192	+30%	ms
WKT 时间	$V_{\text{CC}}=3\sim 5\text{V}$, WKT $\text{PSC}=11$	-30%	136	+30%	ms
CPU 启动时间	$V_{\text{CC}}=4\text{V}$	-	15	-	ms

5. LVR 特性 ($T_A=25^\circ\text{C}$)

参数	条件	最小	典型值	最大	单位
LVR 参考电压	LVR_{th}	-10%	2.0	+10%	V
		-3%	2.4	+3%	
		-3%-	3.05	+3%	
LVR 迟滞电压	V_{HYST}	-	± 0.1	-	V
低电压侦测时间	t_{LVR}	100	-	-	μs

6. LCD 驱动器特性 ($T_A=25^\circ\text{C}$)

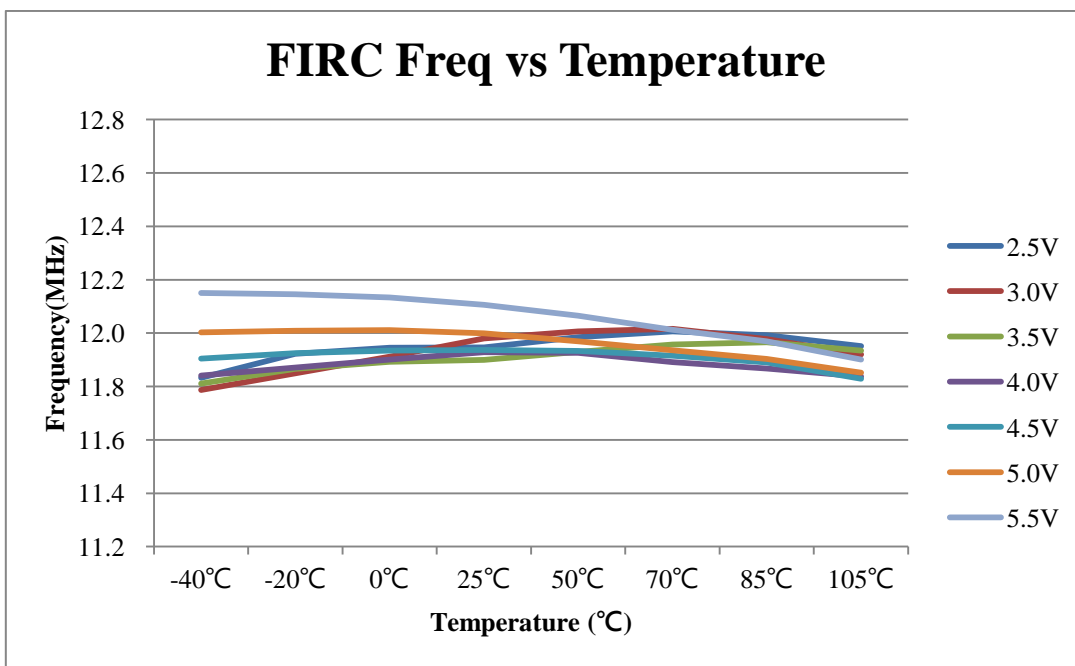
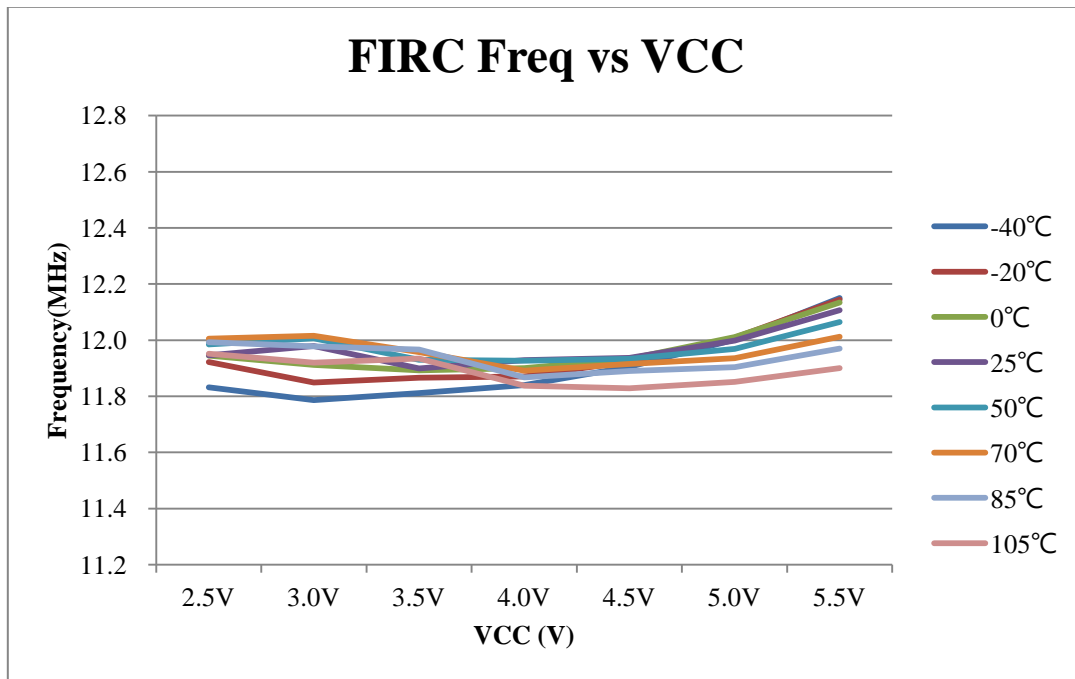
参数	符号	条件	最小	典型值	最大	单位
LCD 电阻	R_{up}	$V_{\text{CC}}=3\sim 5\text{V}$	-	50	-	$\text{K}\Omega$
	R_{dn}	$V_{\text{CC}}=3\sim 5\text{V}$	-	50	-	$\text{K}\Omega$

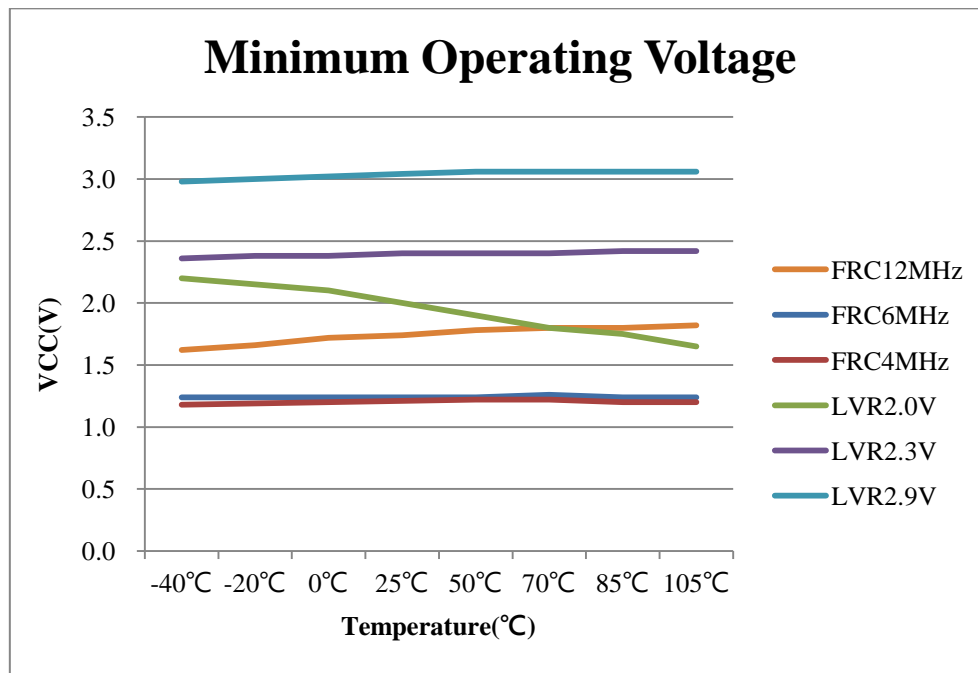
7. ADC 电气特性 (TA=25°C, VCC=2.2V~5.5V, VSS=0V)

参数	条件	最小	典型值	最大	单位
总精度	V _{CC} =5.12V, V _{SS} =0V	-	±2.5	±4	LSB
积分非线性		-	±3.2	±5	
转换时间	f _{ADC} =1 MHz	-	50	-	μs
输入电压	-	V _{SS}	-	V _{CC}	V
最大 ADC 时钟频率 (f _{ADC})	源阻抗(Rs < 10K ohm) 且 ADC 参考电压=VCC	-	-	2	MHz
	源阻抗(Rs < 20K ohm)	-	-	1	
	源阻抗(Rs < 50K ohm)	-	-	0.5	
	源为 VBG 且 ADC 参考电压=VCC	-	-	2	

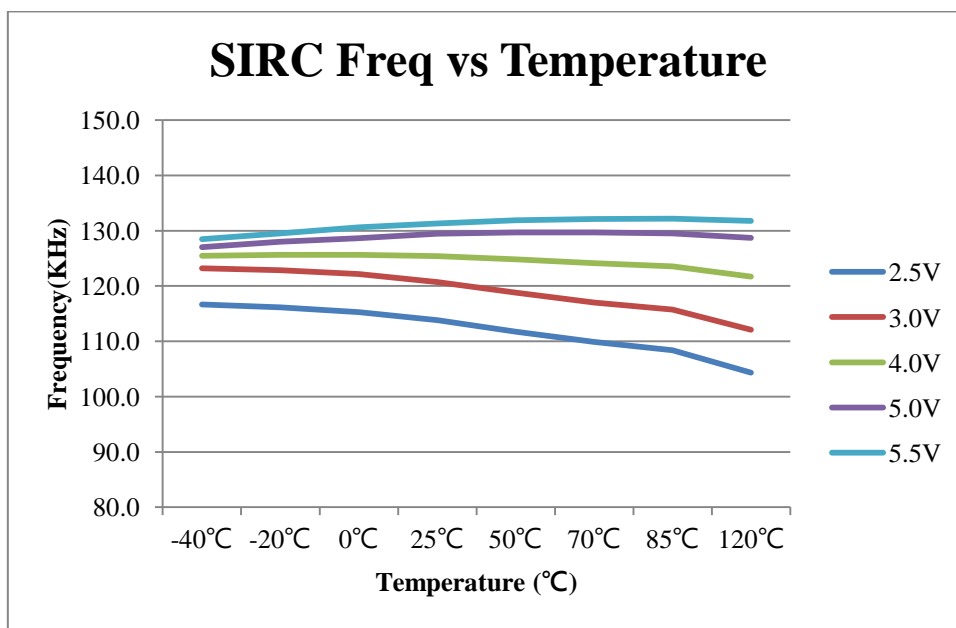
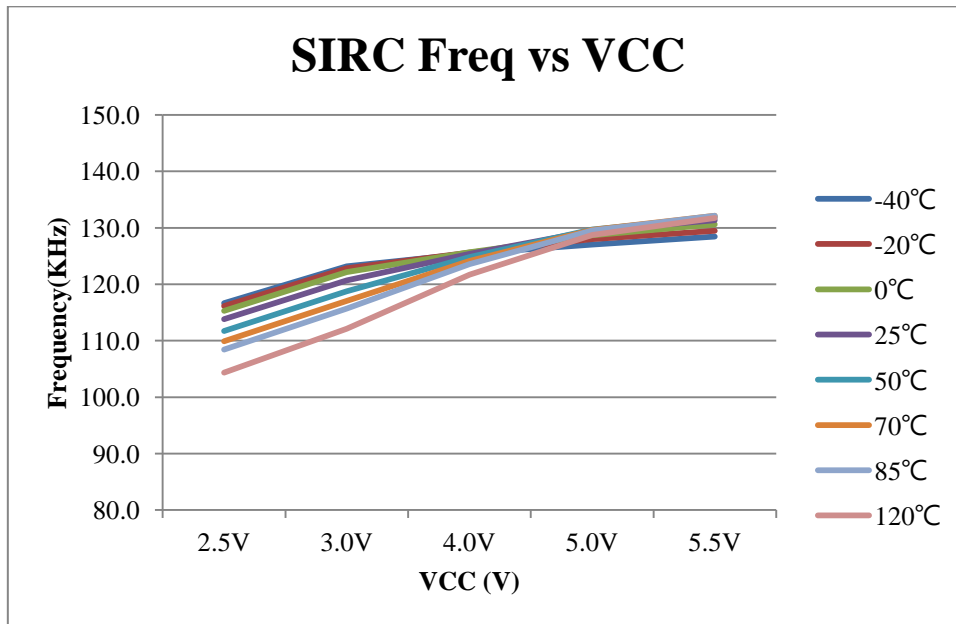
参数	符号	条件	最小	典型值	最大	单位
带隙(bandgap) 参考电压	V _{BG}	VCC=2.5V~5.5V 25°C	-1%	1.25	+1%	V
		VCC=3V~4.5V -0°C~70°C	-1%	1.25	+1%	
		VCC=2.5V~5.0V -20°C~85°C	-2%	1.25	+2%	
		VCC=2.5V~5.5V -40°C~105°C	-3%	1.25	+2%	
ADC 参考电压 (ADCVREFS=1)	V _{ADC}	VCC=3V~5.5V 25°C	-2.5%	2.60	+2.5%	V
		VCC=3V~4.5V -0°C~70°C	-2.5%	2.60	+2.5%	
		VCC=2.8V~5.0V -20°C~85°C	-3.5%	2.60	+3.5%	
		VCC=2.8V~5.5V -40°C~105°C	-4.5%	2.60	+3.5%	

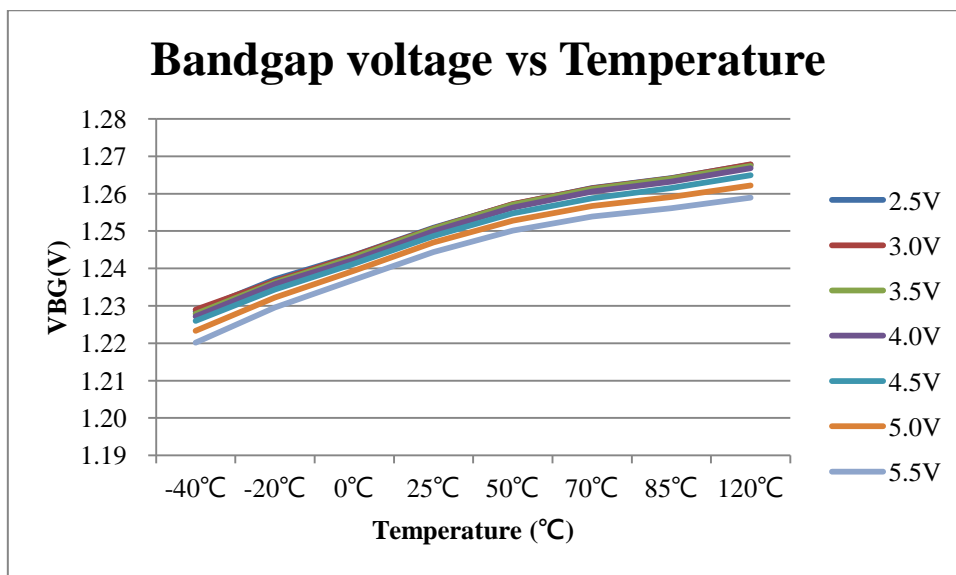
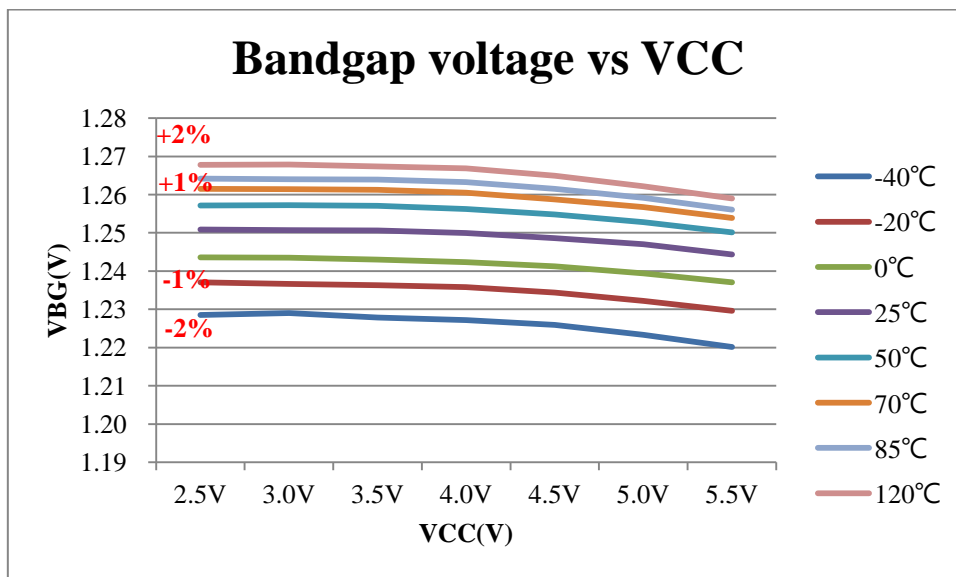
8. 电气特性曲线图





注：由于制造工艺的变异，LVR2.0V 在不同芯片之间会略有不同。



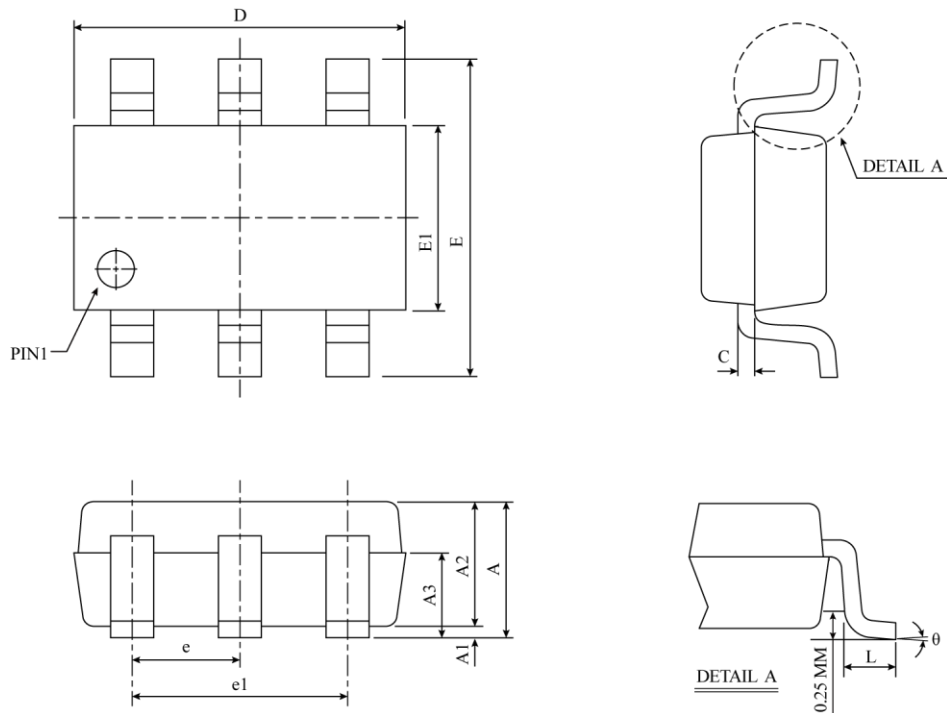


封装信息

请注意，此处提供的包装信息仅供参考。由于此信息经常更新，因此用户可以联系销售人员以咨询最新的包装信息和库存。

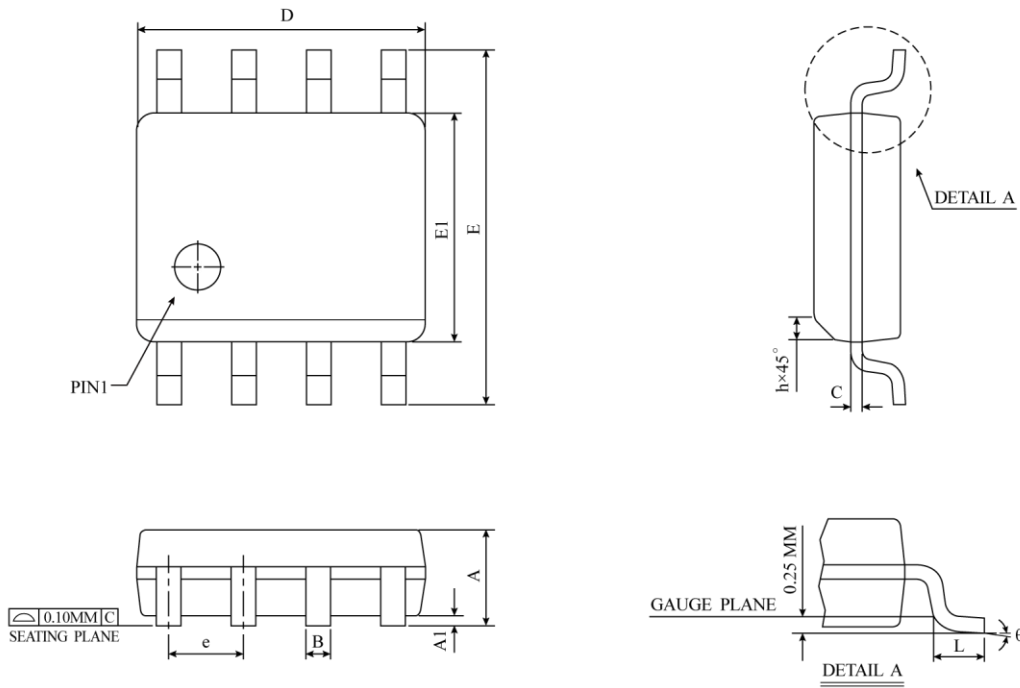
订购信息:

订购代码	封装
TM57M0C29-MTP	Wafer/Dice blank chip
TM57M0C29-COD	Wafer/Dice with code
TM57M0C29-MTP-A8	SOT23-6
TM57M0C29-MTP-14	SOP 8-pin (150mil)
TM57M0C29-MTP-53	MSOP 10-pin (118mil)
TM57M0C29-MTP-15	SOP 14-pin (150 mil)
TM57M0C29-MTP-03	DIP 16-pin (300 mil)
TM57M0C29-MTP-16	SOP 16-pin (150 mil)
TM57M0C29-MTP-26	SSOP 16-pin (150 mil)
TM57M0C29-MTP-05	DIP 20-pin (300 mil)
TM57M0C29-MTP-21	SOP 20-pin (300 mil)
TM57M0C29-MTP-27	SSOP 20-pin (150 mil)
TM57M0C29-MTP-46	TSSOP 20-pin (173 mil)
TM57M0C29-MTP-B6	QFN 20-pin (3x3x0.75-0.4mm)

SOT23-6 Package Dimension


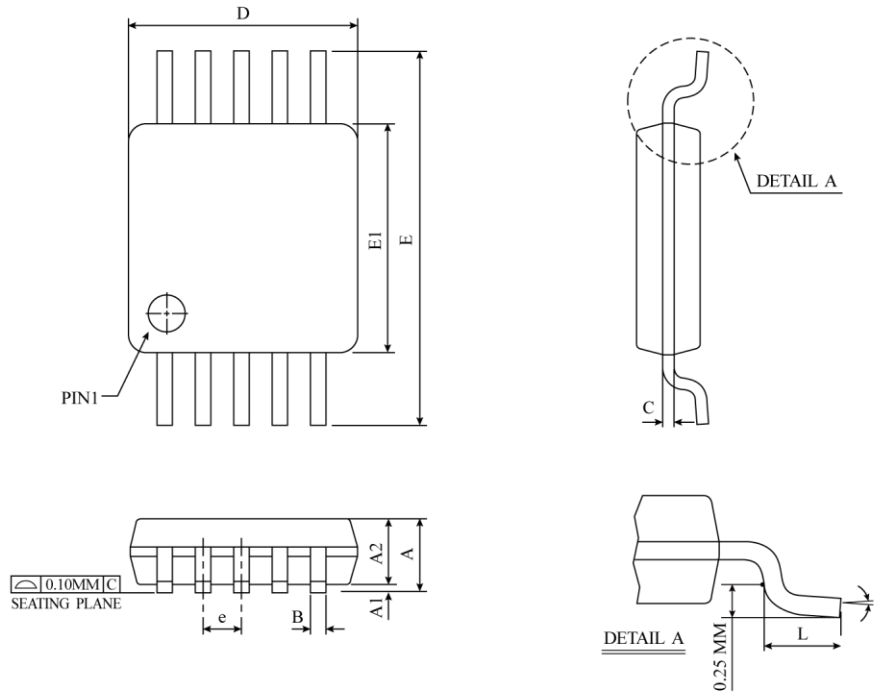
SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	-	-	1.45	-	-	0.057
A1	0	0.08	0.15	0	0.003	0.006
A2	0.90	1.10	1.30	0.035	0.043	0.051
A3	0.60	0.65	0.70	0.024	0.026	0.028
c	0.12	0.16	0.19	0.005	0.006	0.007
D	2.82	2.92	3.02	0.111	0.115	0.119
E	2.70	2.90	3.10	0.106	0.114	0.122
E1	1.52	1.62	1.72	0.060	0.064	0.068
e	0.85	0.95	1.05	0.033	0.037	0.041
e1	1.80	1.90	2.00	0.071	0.075	0.079
L	0.35	0.48	0.60	0.014	0.019	0.024
θ	0°	4°	8°	0°	4°	8°
JEDEC	M0-178 (AB)					

△ * NOTES : ALL DIMENSIONS REFER TO JEDEC STANDARD MO-178 AB
DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS.

SOP-8 (150mil) Package Dimension


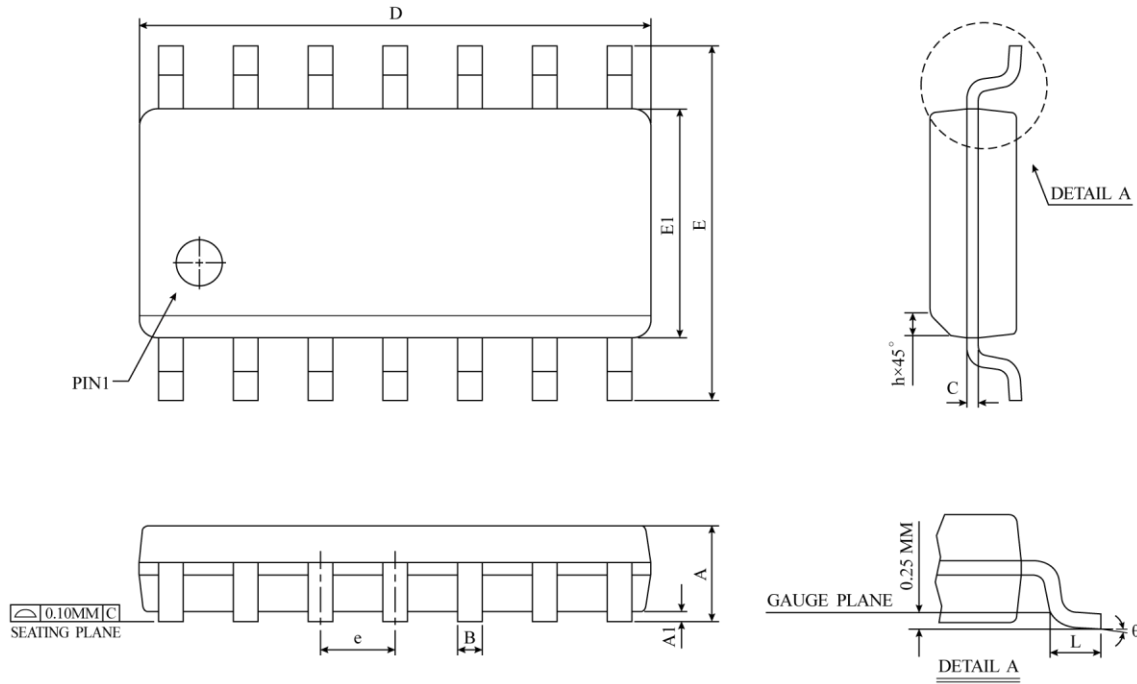
SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	1.35	1.55	1.75	0.0532	0.0610	0.0688
A1	0.10	0.18	0.25	0.0040	0.0069	0.0098
B	0.33	0.42	0.51	0.0130	0.0165	0.0200
C	0.19	0.22	0.25	0.0075	0.0087	0.0098
D	4.80	4.90	5.00	0.1890	0.1939	0.1988
E	5.80	6.00	6.20	0.2284	0.2362	0.2440
E1	3.80	3.90	4.00	0.1497	0.1536	0.1574
e	1.27 BSC			0.050 BSC		
h	0.25	0.38	0.50	0.0099	0.0148	0.0196
L	0.40	0.84	1.27	0.0160	0.0330	0.0500
θ	0°	4°	8°	0°	4°	8°
JEDEC	MS-012 (AA)					

△ *NOTES : DIMENSION " D " DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.
MOLD FLASH, PROTRUSIONS AND GATE BURRS SHALL
NOT EXCEED 0.15 MM (0.006 INCH) PER SIDE.

MSOP-10 (118mil) Package Dimension


SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	0.81	0.96	1.10	0.032	0.038	0.043
A1	0.05	0.10	0.15	0.002	0.004	0.006
A2	0.75	0.85	0.95	0.030	0.034	0.037
B	0.17	0.22	0.27	0.007	0.009	0.011
C	0.13	0.18	0.23	0.005	0.007	0.009
D	2.90	3.00	3.10	0.114	0.118	0.122
E	4.75	4.90	5.05	0.187	0.193	0.199
E1	2.90	3.00	3.10	0.114	0.118	0.122
e	0.50 BSC			0.020 BSC		
L	0.40	0.55	0.70	0.016	0.022	0.028
θ	0°	3°	6°	0°	3°	6°
JEDEC						

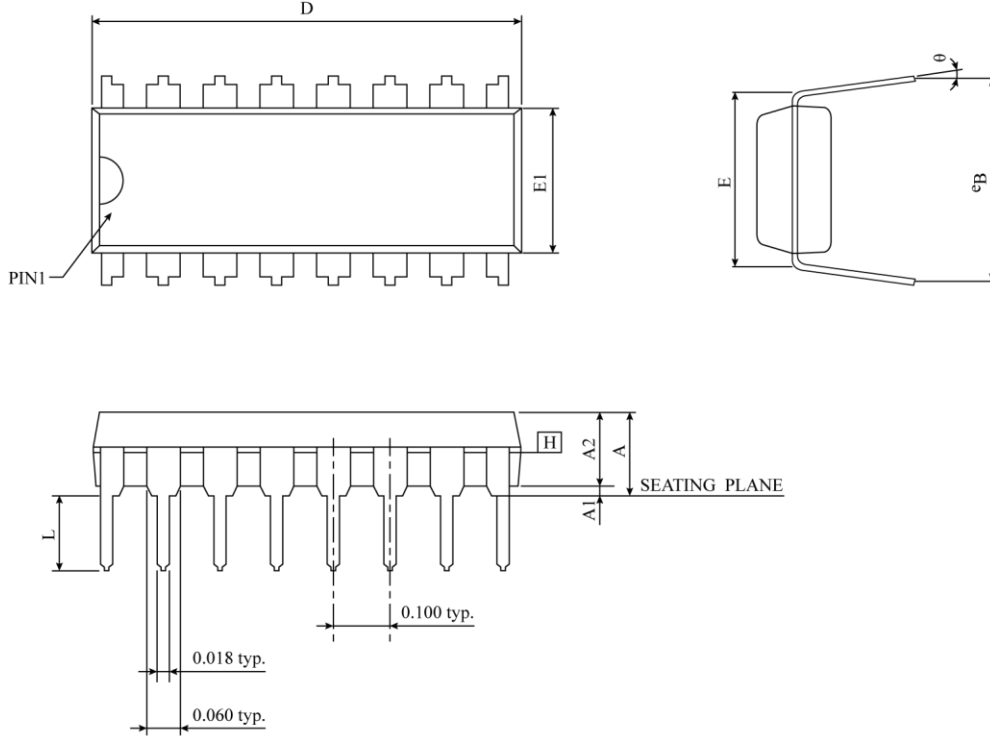
△ *NOTES : DIMENSION "D" DOES NOT INCLUDE MOLD PROTRUSIONS OR GATE BURRS.
 MOLD PROTRUSIONS AND GATE BURRS SHALL NOT EXCEED 0.12 MM (0.005 INCH) PER SIDE.
 DIMENSION "E1" DOES NOT INCLUDE MOLD PROTRUSIONS
 MOLD PROTRUSIONS SHALL NOT EXCEED 0.25 MM (0.010 INCH) PER SIDE.

SOP-14 (150mil) Package Dimension


SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	1.35	1.55	1.75	0.0532	0.0610	0.0688
A1	0.10	0.18	0.25	0.0040	0.0069	0.0098
B	0.33	0.42	0.51	0.0130	0.0165	0.0200
C	0.19	0.22	0.25	0.0075	0.0087	0.0098
D	8.55	8.65	8.75	0.3367	0.3410	0.3444
E	5.80	6.00	6.20	0.2284	0.2362	0.2440
E1	3.80	3.90	4.00	0.1497	0.1536	0.1574
e	1.27 BSC			0.050 BSC		
h	0.25	0.38	0.50	0.0099	0.0148	0.0196
L	0.40	0.84	1.27	0.0160	0.0330	0.0500
θ	0°	4°	8°	0°	4°	8°
JEDEC	MS-012 (AB)					

△ * NOTES : DIMENSION "D" DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.
MOLD FLASH, PROTRUSIONS AND GATE BURRS SHALL
NOT EXCEED 0.15 MM (0.006 INCH) PER SIDE.

DIP-16 (300mil) Package Dimension

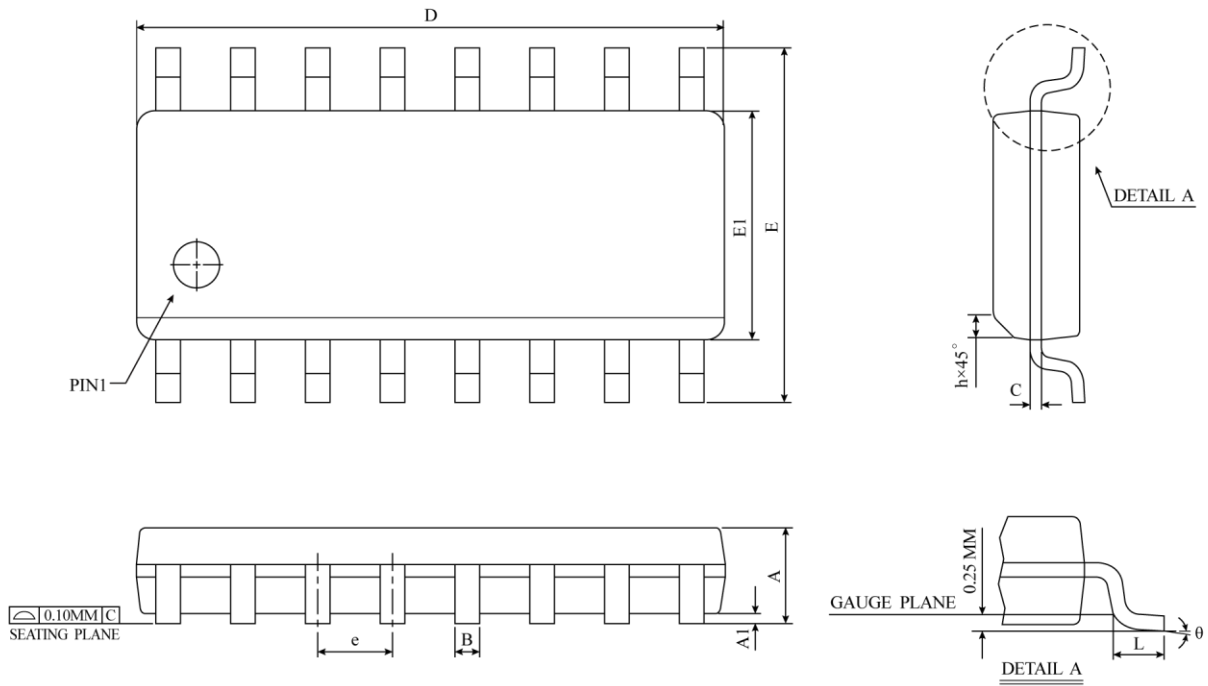


SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	-	-	4.369	-	-	0.172
A1	0.381	0.673	0.965	0.015	0.027	0.038
A2	3.175	3.302	3.429	0.125	0.130	0.135
D	18.669	19.177	19.685	0.735	0.755	0.775
E	7.620 BSC			0.300 BSC		
E1	6.223	6.350	6.477	0.245	0.250	0.255
L	2.921	3.366	3.810	0.115	0.133	0.150
eB	8.509	9.017	9.525	0.335	0.355	0.375
θ	0°	7.5°	15°	0°	7.5°	15°
JEDEC	MS-001 (BB)					

NOTES :

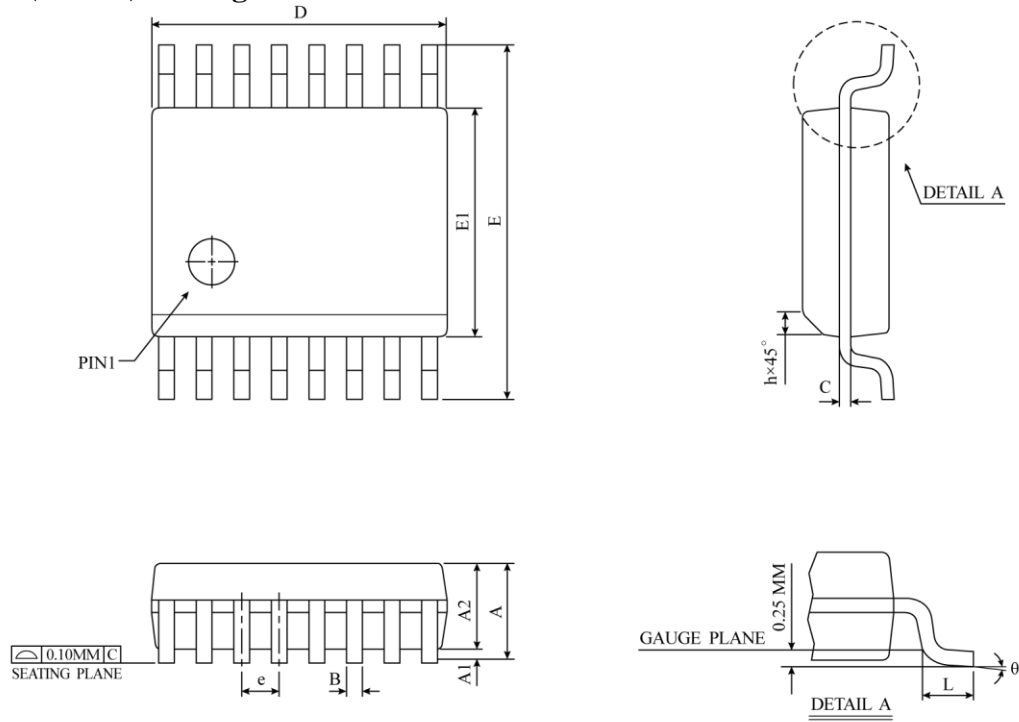
1. "D", "E1" DIMENSIONS DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS. MOLD FLASH OR PROTRUSIONS SHALL NOT EXCEED .010 INCH.
2. eB IS MEASURED AT THE LEAD TIPS WITH THE LEADS UNCONSTRAINED.
3. POINTED OR ROUNDED LEAD TIPS ARE PREFERRED TO EASE INSERTION.
4. DISTANCE BETWEEN LEADS INCLUDING DAM BAR PROTRUSIONS TO BE .005 INCH MINIMUM.
5. DATUM PLANE \square COINCIDENT WITH THE BOTTOM OF LEAD, WHERE LEAD EXITS BODY.

SOP-16 (150 mil) Package Dimension



SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	1.35	1.55	1.75	0.0532	0.0610	0.0688
A1	0.10	0.18	0.25	0.0040	0.0069	0.0098
B	0.33	0.42	0.51	0.0130	0.0165	0.0200
C	0.19	0.22	0.25	0.0075	0.0087	0.0098
D	9.80	9.90	10.00	0.3859	0.3898	0.3937
E	5.80	6.00	6.20	0.2284	0.2362	0.2440
E1	3.80	3.90	4.00	0.1497	0.1536	0.1574
e	1.27 BSC			0.050 BSC		
h	0.25	0.38	0.50	0.0099	0.0148	0.0196
L	0.40	0.84	1.27	0.0160	0.0330	0.0500
θ	0°	4°	8°	0°	4°	8°
JEDEC	MS-012 (AC)					

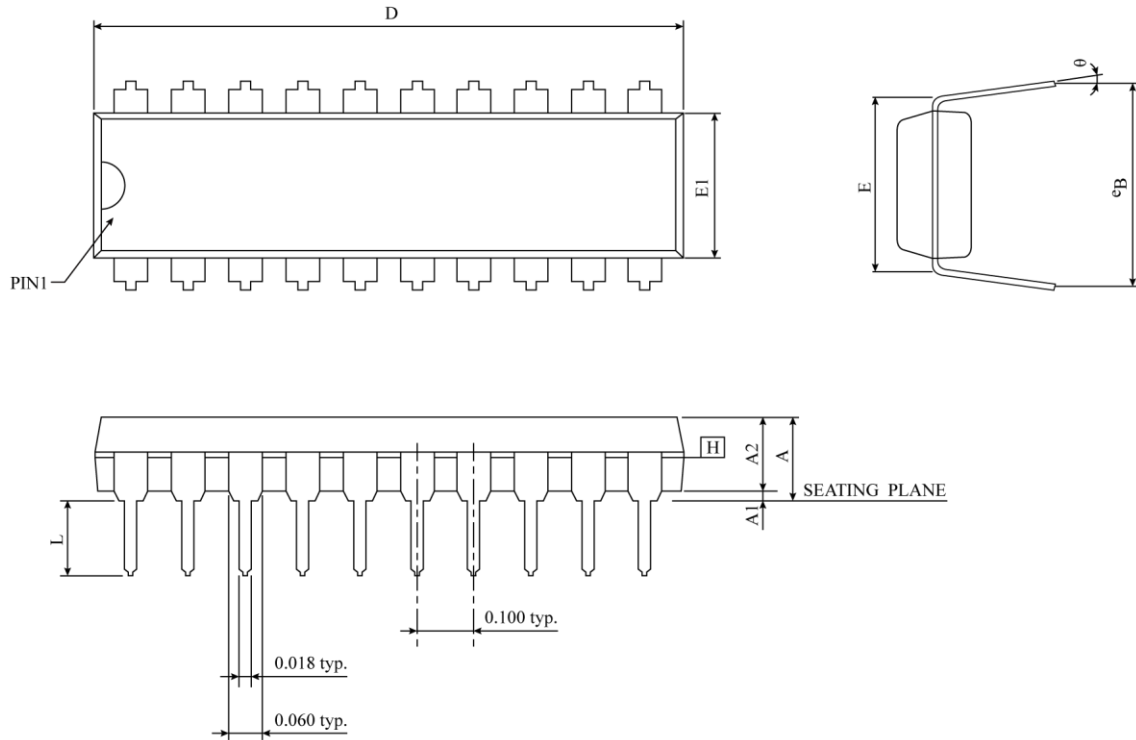
⚠ * NOTES : DIMENSION "D" DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.
MOLD FLASH, PROTRUSIONS AND GATE BURRS SHALL
NOT EXCEED 0.15 MM (0.006 INCH) PER SIDE.

SSOP-16 (150mil) Package Dimension


SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	1.35	1.55	1.75	0.053	0.061	0.069
A1	0.10	0.18	0.25	0.004	0.007	0.010
A2	-	-	1.50	-	-	0.059
B	0.20	0.25	0.30	0.008	0.010	0.012
C	0.18	0.22	0.25	0.007	0.009	0.010
D	4.80	4.90	5.00	0.189	0.193	0.197
E	5.79	6.00	6.20	0.228	0.236	0.244
E1	3.81	3.90	3.99	0.150	0.154	0.157
e	0.635 BSC			0.025 BSC		
L	0.41	0.84	1.27	0.016	0.033	0.050
θ	0°	4°	8°	0°	4°	8°
JEDEC	M0-137 (AB)					

△ * NOTES : DIMENSION "D" DOES NOT INCLUDE MOLD PROTRUSIONS OR GATE BURRS,
MOLD PROTRUSIONS AND GATE BURRS SHALL NOT
EXCEED 0.15 MM (0.006 INCH) PER SIDE.

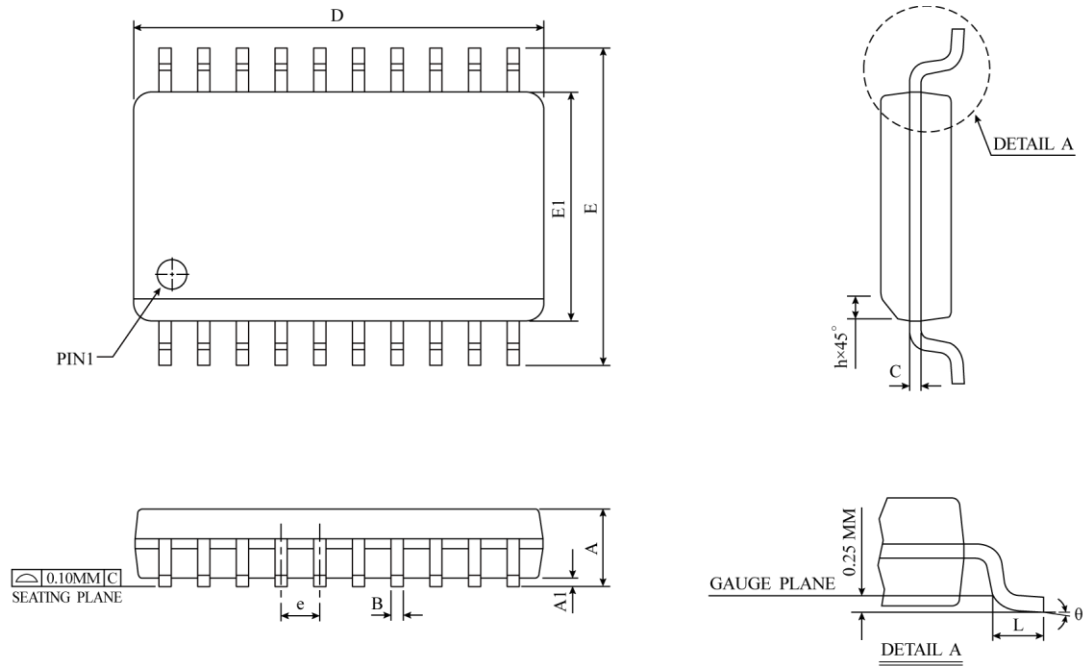
DIP-20 (300mil) Package Dimension



SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	-	-	4.445	-	-	0.175
A1	0.381	-	-	0.015	-	-
A2	3.175	3.302	3.429	0.125	0.130	0.135
D	25.705	26.061	26.416	1.012	1.026	1.040
E	7.620	7.747	7.874	0.300	0.305	0.310
E1	6.223	6.350	6.477	0.245	0.250	0.255
L	3.048	3.302	3.556	0.120	0.130	0.140
eB	8.509	9.017	9.525	0.335	0.355	0.375
θ	0°	7.5°	15°	0°	7.5°	15°
JEDEC	MS-001 (AD)					

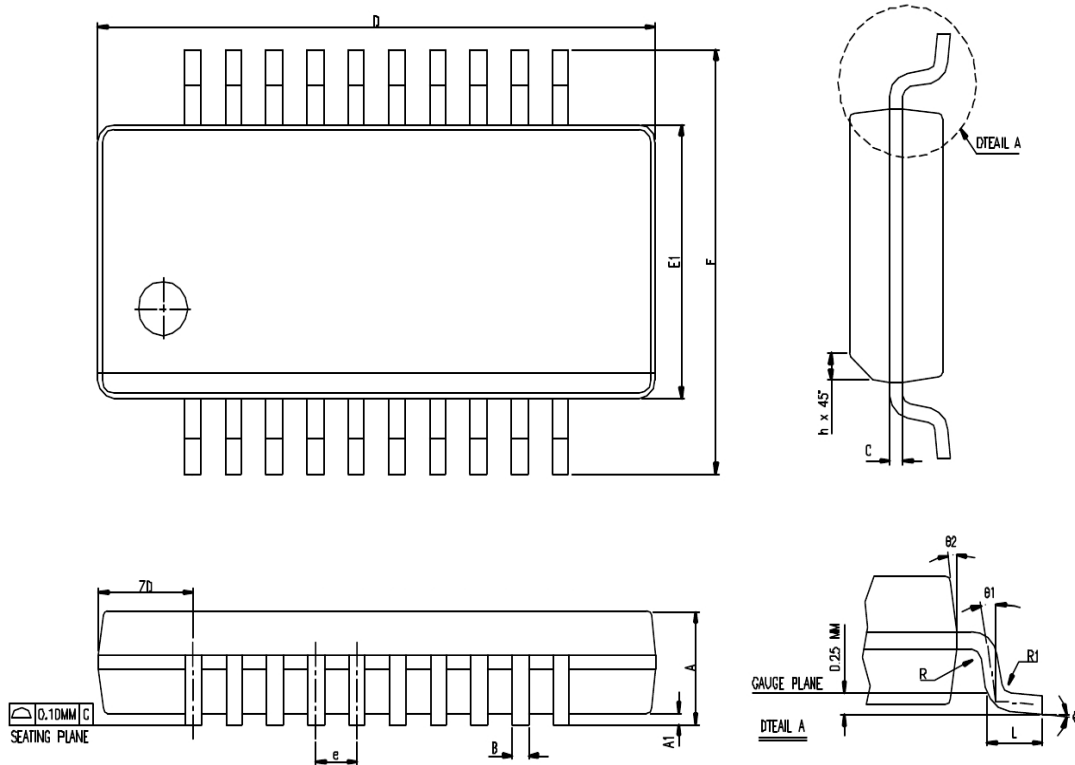
NOTES :

1. "D", "E1" DIMENSIONS DO NOT INCLUDE MOLD FLASH OR PROTRUSIONS. MOLD FLASH OR PROTRUSIONS SHALL NOT EXCEED .010 INCH.
2. eB IS MEASURED AT THE LEAD TIPS WITH THE LEADS UNCONSTRAINED.
3. POINTED OR ROUNDED LEAD TIPS ARE PREFERRED TO EASE INSERTION.
4. DISTANCE BETWEEN LEADS INCLUDING DAM BAR PROTRUSIONS TO BE .005 INCH MINIMUM.
5. DATUM PLANE \square COINCIDENT WITH THE BOTTOM OF LEAD, WHERE LEAD EXITS BODY.

SOP20 (300mil) Package Dimension


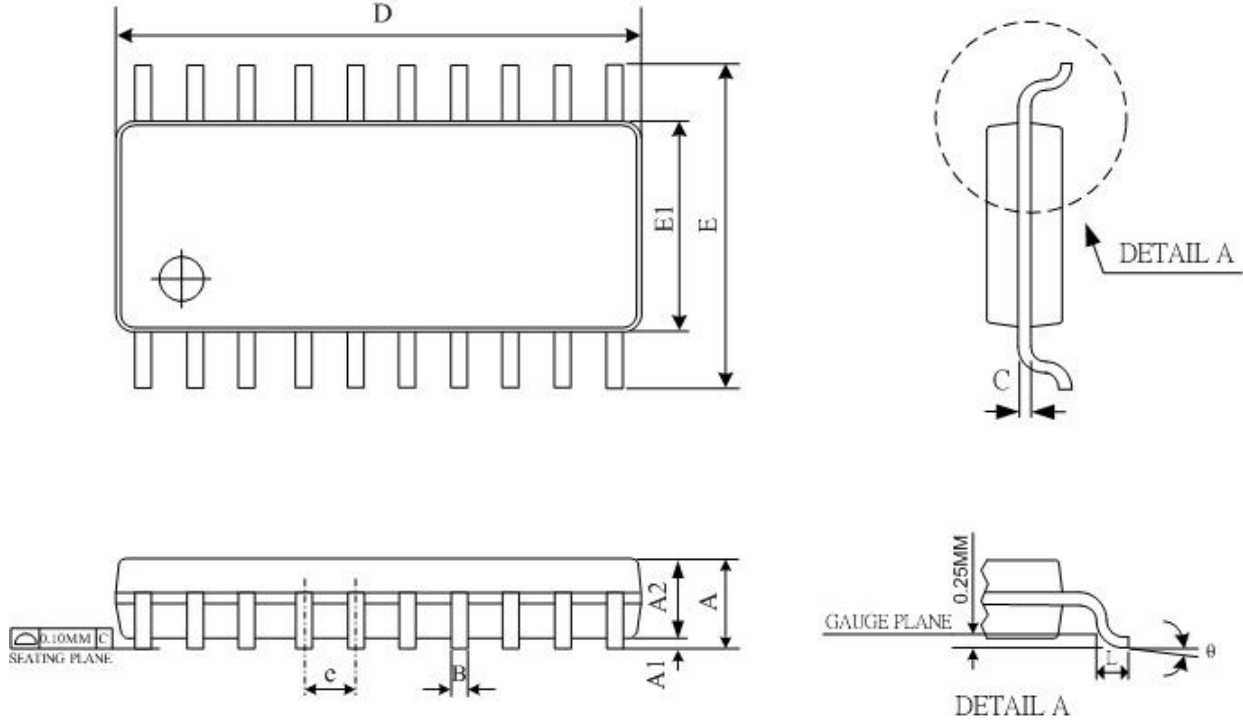
SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	2.35	2.50	2.65	0.0926	0.0985	0.1043
A1	0.10	0.20	0.30	0.0040	0.0079	0.0118
B	0.33	0.42	0.51	0.0130	0.0165	0.0200
C	0.23	0.28	0.32	0.0091	0.0108	0.0125
D	12.60	12.80	13.00	0.4961	0.5040	0.5118
E	10.00	10.33	10.65	0.3940	0.4425	0.4910
E1	7.40	7.50	7.60	0.2914	0.2953	0.2992
e	1.27 BSC			0.050 BSC		
h	0.25	0.50	0.75	0.0100	0.0195	0.0290
L	0.40	0.84	1.27	0.0160	0.0330	0.0500
θ	0°	4°	8°	0°	4°	8°
JEDEC	MS-013 (AC)					

△ * NOTES : DIMENSION "D" DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS.
MOLD FLASH, PROTRUSIONS AND GATE BURRS SHALL
NOT EXCEED 0.15 MM (0.006 INCH) PER SIDE.

SSOP-20 (150mil) Package Dimension


SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	1.35	1.63	1.75	0.053	0.064	0.069
A1	0.10	0.15	0.25	0.004	0.006	0.010
A2	-	-	1.50	-	-	0.059
B	0.20	-	0.30	0.008	-	0.012
C	0.18	-	0.25	0.007	-	0.010
e	0.635 BASIC			0.025 BASIC		
D	8.56	8.66	8.74	0.337	0.341	0.344
E	5.79	5.99	6.20	0.228	0.236	0.244
E1	3.81	3.91	3.99	0.150	0.154	0.157
L	0.41	0.635	1.27	0.016	0.025	0.050
h	0.25	-	0.50	0.010	-	0.020
ZD	1.4732 REF.			0.058 REF.		
R1	0.20	-	0.33	0.008	-	0.013
R	0.20	-	-	0.008	-	-
θ	0°	-	8°	0°	-	8°
θ1	0°	-	-	0°	-	-
θ2	5°	10°	15°	5°	10°	15°
JEDEC	M0-137(AD)					

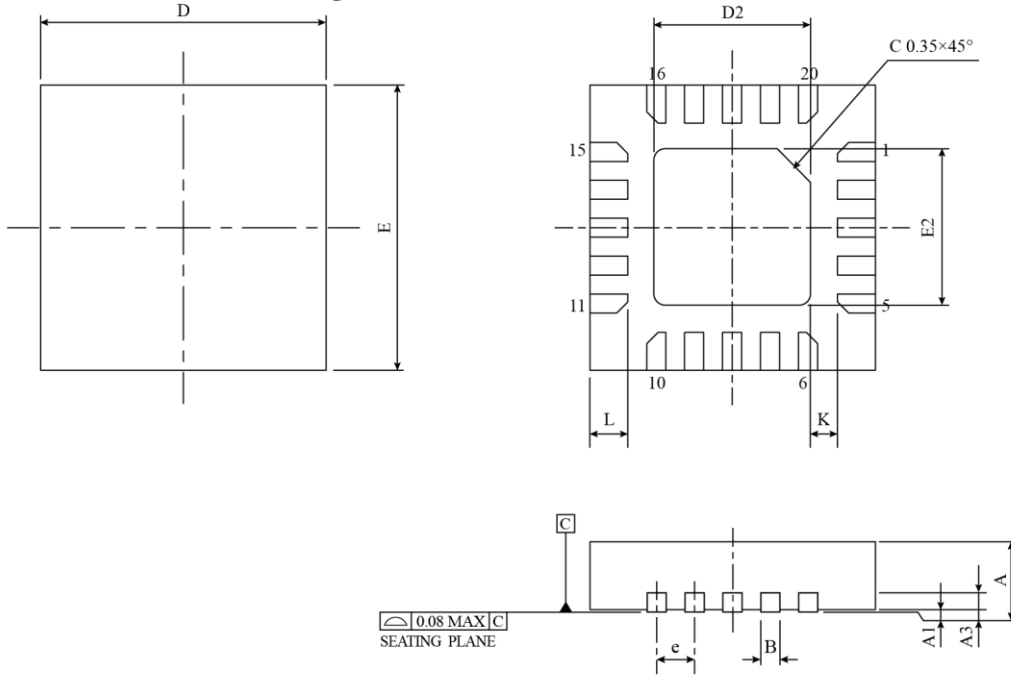
▲ *NOTES : DIMENSION “D” DOES NOT INCLUDE MOLD PROTRUSIONS OR GATE BURRS.
 MOLD PROTRUSIONS AND GATE BURRS SHALL NOT EXCEED 0.006 INCH PER SIDE.

TSSOP-20 (173mil) Package Dimension


SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	-	-	1.2	-	-	0.047
A1	0.05	0.10	0.15	0.002	0.004	0.006
A2	0.8	0.93	1.05	0.031	0.036	0.041
B	0.19	-	0.3	0.007	-	0.012
D	6.4	6.5	6.6	0.252	0.256	0.260
E	6.25	6.4	6.55	0.246	0.252	0.258
E1	4.3	4.4	4.5	0.169	0.173	0.177
e	0.65 BSC			0.026 BSC		
L	0.45	0.60	0.75	0.018	0.024	0.030
θ	0 °		8 °	0 °		8 °
JEDEC	MO-153 AC REV.F					

Notes :

1. DIMENSION "D" DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH, PROTRUSIONS OR GATE BURRS SHALL NOT EXCEED 0.15 PER SIDE.
2. DIMENSION "E1" DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSION. INTERLEAD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 PER SIDE.
3. DIMENSION "B" DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.08MM TOTAL IN EXCESS OF THE "B" DIMENSION AT MAXIMUM MATERIAL CONDITION. DAMBAR CANNOT BE LOCATED ON THE LOWER RADIUS OF THE FOOT. MINIMUM SPACE BETWEEN PROTRUSION AND ADJACENT LEAD IS 0.07MM.

QFN-20 (3x3x0.75-0.4mm) Package Dimension


SYMBOL	DIMENSION IN MM			DIMENSION IN INCH		
	MIN	NOM	MAX	MIN	NOM	MAX
A	0.70	0.75	0.80	0.028	0.030	0.031
A1	0.00	0.02	0.05	0.000	0.001	0.002
A3	0.203 REF.			0.008 REF.		
B	0.15	0.20	0.25	0.006	0.008	0.010
D	3.00 BSC			0.118 BSC		
E	3.00 BSC			0.118 BSC		
e	0.40 BSC			0.016 BSC		
K	0.20	-	-	0.008	-	-
E2	1.60	1.65	1.70	0.063	0.065	0.067
D2	1.60	1.65	1.70	0.063	0.065	0.067
L	0.30	0.40	0.50	0.012	0.016	0.020
JEDEC						

- △ *NOTES : 1. ALL DIMENSION ARE IN MILLIMETERS.
 2. DIMENSION B APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.15mm AND 0.30mm FROM THE TERMINAL TIP.
 IF THE TERMINAL HAS THE OPTIONAL RADIUS ON THE OTHER END OF THE TERMINAL, THE DIMENSION B SHOULD NOT BE MEASURED IN THAT RADIUS AREA.
 3. BILATERAL COPLANARITY ZONE APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.